

华北电力大学

专业硕士学位论文

精确预测阀关断时刻的 LCC-HVDC 实时仿
真方法

LCC-HVDC real-time simulation method for accu
rately predicting valve shut-off time

王姗

2025 年 5 月

国内图书分类号: TM743
国际图书分类号: 621.3

学校代码: 10054
密级: 公开

专业硕士学位论文

精确预测阀关断时刻的 LCC-HVDC 实时仿真方法

硕士研究生: 王姗

导师: 刘崇茹教授

企业导师: 杨冬梅高级工程师

申请学位: 能源动力硕士

专业领域: 电气工程

学习方式: 全日制

所在学院: 电气与电子工程学院

答辩日期: 2025 年 5 月

授予学位单位: 华北电力大学

Classified Index: TM743

U.D.C: 621.3

Thesis for the Professional Master's Degree

LCC-HVDC real-time simulation method for accurately predicting valve shut-off time

Candidate:	Wang Shan
Supervisor:	Prof. Liu Chongru
Enterprise mentor:	Yang Dongmei Senior Engineer
Professional Degree Applied for:	Master of Energy and Power Engineering
Speciality:	Electrical Engineering
Cultivation ways:	Full-time
School:	School of Electrical and Electric Engineering
Date of Defence:	May, 2025
Degree-Confering-Institution:	North China Electric Power University

摘 要

随着高压直流输电（HVDC）系统向超高压、大容量与跨区域互联方向快速发展，基于晶闸管换流器的 LCC-HVDC 技术因其经济性与可靠性成为远距离输电的核心载体。作为构建新型电力系统多维评估体系的核心手段，仿真技术能够精准解析 LCC-HVDC 动态特性与交互机理，为系统优化设计与安全运行提供依据。然而，传统电磁暂态仿真方法受限于固定步长离散化策略与电力电子器件高频动作的非整点特性，难以精确捕捉晶闸管关断瞬间的电压突变与电磁暂态过程，易引发仿真误差累积与系统失稳风险。针对上述问题，本文提出一种融合卡尔曼滤波与 FPGA 硬件加速的 LCC-HVDC 实时仿真方法，通过动态预测算法与并行计算架构的协同优化，突破传统方法在精度与效率间的权衡瓶颈，为系统动态特性分析、控制策略优化及故障预警提供高可靠性仿真平台。

本文以 LCC-HVDC 系统为研究对象，首先基于 LCC-HVDC 的拓扑结构及控制策略，建立了涵盖换流器、输电线路与控制系统的电磁暂态模型。通过分网策略将系统划分为稳态与动态子网，实现了交直流侧的协同解耦。结合贝杰龙（Bergeron）模型对直流线路进行等值处理，并使用隐式梯形积分法建立了非线性元件差分模型，形成了完整的电磁暂态计算框架，为后续的高精度仿真研究奠定了理论基础。

其次，为解决晶闸管关断时刻的非线性动态特性与数值振荡问题，本文提出了一种基于卡尔曼滤波的自适应预测算法。该算法通过构建递推式状态估计框架，结合实时观测数据与理论数据，动态修正预测误差，显著抑制了数值振荡现象，确保了关断时刻的高精度预测。实验结果表明，基于该算法的仿真方法显著提高了预测精度，且相较于传统插值算法，该方法与实时仿真更加适配。

进一步地，本文设计了一种基于 FPGA 的分层并行计算架构，结合 IP 核并行计算与时钟精确调度技术，构建了面向电磁暂态计算的硬件加速平台。该平台通过硬件资源动态分配策略，将任务划分为多级流水线操作，显著提升了仿真计算速度与精度。实验验证表明，与 PSCAD/EMTDC 平台相比，该硬件加速平台能够更高效地完成电磁暂态仿真任务，证明了该方法在大规模 HVDC 系统中的应用潜力与工程实用性。

关键词：LCC-HVDC；电磁暂态仿真；卡尔曼滤波；现场可编程门阵列

Abstract

With the rapid development of high-voltage direct current (HVDC) transmission system towards ultra-high voltage, large capacity and cross-regional interconnection, thyristor converter-based LCC-HVDC technology has become the core carrier of long-distance power transmission due to its economy and reliability. As the core means to build a new type of multi-dimensional power system evaluation system, simulation technology can accurately analyze the dynamic characteristics and interaction mechanism of LCC-HVDC, and provide a number of basis for the optimal design and safe operation of the system. However, the traditional electromagnetic transient simulation method is limited by the fixed-step discretization strategy and the non-integer characteristic of high-frequency action of power electronic devices, which makes it difficult to accurately capture the voltage mutation and electromagnetic transient process at the instant of thyristor turn-off, and is prone to the accumulation of simulation errors and the risk of system instability. To address the above problems, this paper proposes a real-time simulation method of LCC-HVDC that integrates Kalman filtering and FPGA hardware acceleration, and breaks through the bottleneck of the traditional method in the trade-off between accuracy and efficiency through the synergistic optimization of the dynamic prediction algorithm and the parallel computing architecture, so as to provide a highly reliable simulation platform for the analysis of the system's dynamic characteristics, the optimization of the control strategy, and the early warning of faults.

In this paper, the electromagnetic transient model covering converter, transmission line and control system is established based on the topology and control strategy of LCC-HVDC system. The system is divided into steady state and dynamic sub-networks through the sub-network strategy, which realizes the synergistic decoupling of the AC and DC sides. A complete electromagnetic transient calculation framework is formed by combining the Bergeron model to equate the DC lines and the implicit trapezoidal integration method to establish the differential model of nonlinear components, which lays a theoretical foundation for the subsequent high-precision simulation study.

Secondly, in order to solve the problem of nonlinear dynamic characteristics and numerical oscillation of thyristor turn-off moment, an adaptive prediction algorithm based on Kalman filtering is proposed in this paper. By constructing a recursive state estimation framework, the algorithm combines the real-time observation data and theoretical data, dynamically corrects the prediction error, significantly suppresses the numerical oscillation phenomenon, and ensures the high-precision prediction of the turn-off moment. The experimental results show that the simulation method based

on this algorithm significantly improves the prediction accuracy and is more suitable for real-time simulation than the traditional interpolation algorithm.

Further, this paper designs an FPGA-based hierarchical parallel computing architecture, combining IP core parallel computing with clock accurate scheduling technology, to construct a hardware acceleration platform for electromagnetic transient computation. The platform significantly improves the simulation speed and accuracy by dividing the tasks into multilevel pipeline operations through the dynamic allocation strategy of hardware resources. Experimental validation shows that compared with the PSCAD/EMTDC platform, the hardware accelerated platform is able to accomplish the electromagnetic transient simulation tasks more efficiently, which proves the application potential and engineering practicability of this method in large-scale HVDC systems.

Keywords: LCC-HVDC, Electromagnetic transient simulation, Kalman filter, FPGA

目 录

第 1 章 绪论.....	1
1.1 课题研究背景及意义.....	1
1.2 国内外研究现状.....	3
1.2.1 非整点步长电力电子开关动作研究现状	3
1.2.2 基于 FPGA 实时仿真器研究现状	4
1.3 课题研究内容及章节安排	5
第 2 章 高压直流输电系统模型及电磁暂态实时仿真原理	6
2.1 引言.....	6
2.2 高压直流输电系统模型.....	6
2.2.1 LCC-HVDC 拓扑结构	6
2.2.2 LCC-HVDC 控制策略	7
2.2.3 高压直流输电系统分网策略.....	9
2.3 电磁暂态数值计算的基本方法	14
2.3.1 数值积分方法.....	14
2.3.2 集中参数原件建模.....	15
2.3.3 仿真计算步骤.....	19
2.4 本章小结.....	21
第 3 章 阀关断时刻预测算法	22
3.1 引言.....	22
3.2 卡尔曼滤波基本理论.....	22
3.3 基于卡尔曼滤波的阀关断时刻预测算法	23
3.3.1 确定预测对象.....	23
3.3.2 晶闸管关断预测模型.....	24
3.3.3 仿真验证.....	26
3.4 本章小结.....	28
第 4 章 基于 FPGA 的 LCC-HVDC 实时仿真方法	30
4.1 引言.....	30
4.2 FPGA 在实时仿真中的应用	30
4.2.1 FPGA 简介.....	30
4.2.2 设计选择.....	31
4.3 基于 FPGA 的一次系统求解方法	33
4.3.1 CIGRE 一次系统拓扑.....	33
4.3.2 子网一计算模块.....	34
4.3.3 子网二计算模块.....	38

4.3.4 基于逻辑复用的电磁暂态计算模块	40
4.4 基于 FPGA 的控制器设计方法	41
4.4.1 一阶滤波环节.....	42
4.4.2 PI 控制环节	43
4.4.3 低压限流环节(VDCOL).....	44
4.5 仿真实验.....	45
4.6 本章小结.....	47
第 5 章 结论与展望	48
5.1 总结.....	48
5.2 展望.....	48
参考文献.....	50

第 1 章 绪 论

1.1 课题研究背景及意义

高压直流输电（High Voltage Direct Current, HVDC）技术凭借其长距离、大容量、低损耗的优势，已成为现代电网跨区域输电的重要手段^[1-3]。我国地域广阔，能源资源与负荷中心呈逆向分布（如图 1-1），西部和北部地区水能、风能、太阳能资源丰富，而东中部地区经济发达，用电需求旺盛^[4-6]。因此，自上世纪 90 年代以来，我国大力推进“西电东送”工程，依托特高压输电技术实现大规模能源的优化配置。近年来，随着“双碳”目标（碳达峰、碳中和）的提出，我国能源结构正加速向清洁低碳方向转型，风电、光伏等新能源装机规模持续增长，新能源发电已成为电力供应的重要组成部分^[7-8]。然而，由于新能源出力波动性强，远离负荷中心，如何高效、稳定地输送新能源成为亟待解决的问题。在此背景下，HVDC 技术因其长距离输送能力、弱交流电网适应性及潮流可控性，成为我国新能源大规模并网外送的核心支撑。

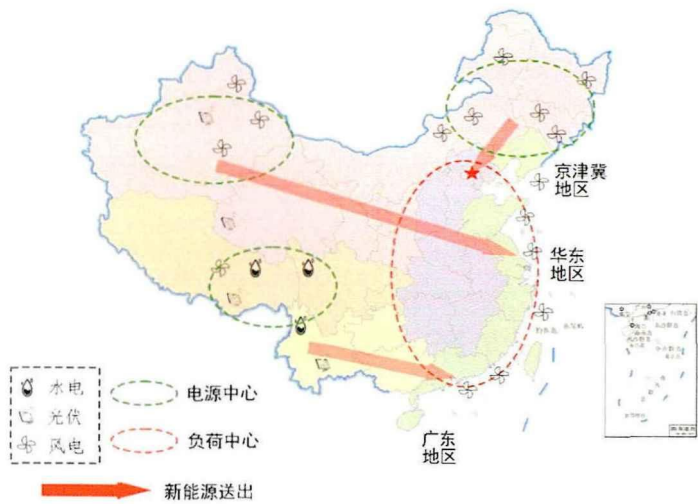


图 1-1 新能源资源与负荷中心分布图

在现有的直流输电技术体系中，换相式换流器高压直流输电（Line-Commutated Converter High Voltage Direct Current, LCC-HVDC）仍然占据主导地位，并在我国“西电东送”工程中得到了广泛应用（表 1-1）^[9]。与电压源换流器高压直流输电（Voltage Source Converter High Voltage Direct Current, VSC-HVDC）相比，LCC-HVDC 成熟可靠、传输容量大、损耗小^[1,10-12]，目前我国已建成多条±800kV 及以上的 LCC-HVDC 输电工程，而 VSC-HVDC 受限于器件电压耐受能力，目前主要应用于±500kV 及以下等级的输电项目^[13]。尽管 MMC-

HVDC（Modular Multilevel Converter High Voltage Direct Current）等新型技术具备独立无功控制、适用于多端直流输电系统，但其经济性较低而且控制复杂、输送容量小，控制技术还需完善^[14-15]。因此，在未来较长时间内，LCC-HVDC仍将是我国远距离输电的主流技术，并继续在新能源外送及跨区域电力互联中发挥关键作用。

表 1-1 我国已建成投运的特高压直流输电工程

序号	工程	电压等级/kV	容量/MW	输送距离/km	投运
1	陕西-湖北直流	±800	8000	1137	2022
2	雅中-江西直流	±800	8000	1696	2021
3	青海-河南直流	±800	8000	1587	2020
4	昌吉-古泉直流	±1100	12000	3324	2018
5	扎鲁特-青州直流	±800	10000	3600	3600
6	晋北-苏南直流	±800	8000	908	2017
7	上海庙-山东直流	±800	10000	1238	2017
8	酒泉-湖南直流	±800	8000	2400	2017
9	锡盟-泰州直流	±800	10000	1619	2017
10	宁东-浙江直流	±800	8000	1800	2017
11	哈密-郑州直流	±800	8000	52920	2014

然而，LCC-HVDC 的运行仍然面临诸多挑战，如换相失败、谐波振荡等问题，这些问题与系统的动态特性密切相关。由于 LCC 换流器依赖交流系统提供换相电压，在交流系统强度较弱或受到扰动时，可能发生换相失败，影响系统稳定运行^[16-17]。同时，LCC-HVDC 系统运行过程中会产生较大谐波^[18]，需要配置大规模滤波器以降低谐波含量，但仍难以完全避免次同步振荡等复杂电磁暂态问题^[19-20]。LCC-HVDC 的动态特性高度依赖于对电力电子器件的精确控制^[21]，尤其是晶闸管导通时间的准确性直接影响换流器的换相过程。

在应对 LCC-HVDC 系统动态特性挑战的研究中，仿真技术发挥着至关重要的作用^[22-23]。传统的离线仿真虽然能够分析系统的稳态特性，但在应对电网扰动、优化换相控制策略时存在计算周期长、难以实时响应的问题。实时仿真技术则能够在短时间内完成复杂电磁暂态过程的计算，支持高精度控制策略的开发与优化，已成为 HVDC 系统研究的重要工具^[24-25]。特别是硬件在环（Hardware-in-the-Loop, HIL）仿真，能够在真实控制器闭环条件下测试 LCC-HVDC 系统的运行状态，为工程设计和调试提供重要支持。

现场可编程门阵列（Field Programmable Gate Array, FPGA）因其硬件级并行计算能力，在实时仿真领域展现出显著优势。相比于传统的中央处理器

(Central Processing Unit, CPU) 或图形处理器 (Graphics Processing Unit, GPU) 仿真平台^[26], FPGA 具备更低的计算延迟, 可实现纳秒级的数据处理, 满足 LCC-HVDC 换相过程的高精度控制需求。此外, FPGA 的可编程性使其能够灵活适配不同的电力电子电路建模需求, 提高仿真效率和准确性^[27-28]。

针对 LCC-HVDC 系统动态特性对电力电子元件精确度的高度依赖性, 本文对晶闸管进行详细建模并提出了一种融合卡尔曼滤波 (Kalman Filter) 预测方法的晶闸管关断时刻预测模型, 并基于 FPGA 平台实现了 LCC-HVDC 系统的实时仿真, 对 LCC-HVDC 后续控制策略的研究具有重要意义。

1.2 国内外研究现状

1.2.1 非整点步长电力电子开关动作研究现状

在“双碳”目标的驱动下, 中国正在构建以新能源为主体的新型电力系统。在新能源发电比例不断提高的同时, 电力电子设备的应用越来越广泛, 也使得广大学者对于电力电子设备及含电力电子设备电力系统的实时仿真研究更加关注^[29-31]。而且电力电子开关的频繁动作会引起系统拓扑突变, 也对电力电子仿真提出了新挑战^[32]。

目前的电磁暂态仿真中大多都采用固定步长的方式来计算, 而在定步长电磁暂态仿真中, 开关动作可能会引发非原型数值振荡^[33-36]。特别是在仿真步长较大时, 该问题变得更加突出。为解决该问题文献[37]探讨了在 EMTP (电磁暂态程序) 中进行换流器仿真的问题, 运用双值电阻模型建模, 提出了采用回溯 (backtracking) 方法来确保开关状态在精确时间点改变的技术, 并实现了该方法在 EMTP 代码中的应用。文献[38]提出了线性插值技术, 以提高仿真精度, 并在 CIGRE HVDC 基准模型上验证了其有效性。文献[32,39]通过改进算法提高了插值算法仿真的准确性。但插值算法只适用于离线仿真, 无法满足实时仿真对于时间的要求。在实时仿真方面, 文献[40-41]提出一种基于电感/电容等效的恒导纳开关模型, 它用一个小电感来等效导通状态下的开关, 一个小电容和阻尼电阻来等效关断状态下的开关, 通过小电感、小电容和阻尼电阻的参数设置来保证开关模型的等效导纳不变。这种恒导纳模型简单、有效, 已经被一些实时仿真平台所采用, 如 RTDS^[42-43]、RT-LAB、ADPSS^[44-47]、Cloud PSS^[48]及一些基于 FPGA 的实时仿真器^[49-51]。但是, 基于电感/电容等效的恒导纳开关模型在开关状态改变时会产生暂态误差, 从而产生极大的虚拟功率损耗, 会给仿真的精确度造成影响。

综上所述, 针对高比例电力电子设备接入引发的非整点步长开关动作仿真

难题, 现有研究虽取得阶段性进展, 但仍存在关键性技术瓶颈。本文提出基于双值电阻模型创新性地引入卡尔曼滤波预测算法构建开关时序动态预测模型。该模型通过实时校正开关动作时刻, 实现了电力电子器件暂态响应的精准模拟, 为提升含电力电子设备的新型电力系统实时仿真精度提供了新的理论支撑与技术实现路径。

1.2.2 基于 FPGA 实时仿真器研究现状

作为典型硬件加速器件, 可编程门阵列 (FPGA) 凭借其并行架构和纳秒级响应特性, 在需满足微秒级计算周期与复杂逻辑运算的工程场景中展现出显著优势。这一特性使其在电力电子设备动态过程模拟等实时仿真任务中成为关键技术载体^[52]。研究进展方面, 现有成果已从理论层面系统验证了可编程门阵列硬件在实时仿真中的可行性基础^[53]。进一步研究表明, 通过算法优化、硬件架构设计及多场景适配性等维度的创新, 该技术可有效提升电磁暂态过程的计算精度与实时性指标^[5457]。作为理论优势向工程实践转化的关键纽带, FPGA 技术的创新应用已深度渗透至电力电子设备仿真与高压直流输电系统等典型场景。通过算法-硬件的协同优化设计, 研究者在提升模型精度、降低时延损耗等方面取得突破性进展, 成功构建了从元件级建模到系统级仿真的完整技术体系, 为复杂电力电子系统的实时仿真提供了可扩展解决方案。

在电力电子设备实时仿真领域, 文献[58]提出了一种适用于高频电力电子变换器的实时仿真建模方法。该方法采用后向欧拉离散系统状态变量, 匹配门控信号与开关状态组合, 实现非迭代解, 并提出 FPGA 硬件实现方案。文献[59-60]提出基于 FPGA 的电力电子实时仿真系统, 推导高并行度 EMTP 算法, 改进恒导纳开关模型的功率损耗问题, 并基于状态机框架设计 DSP 硬核资源复用架构, 实现高效硬件资源利用与实时仿真验证。文献[61]提出了一种适用于电力电子电路快速瞬态仿真的 IGBT 行为级模型, 并在 FPGA 上实现。该模型将 IGBT 的静态与动态特性分开建模, 采用等效电路描述开关瞬态过程, 无需迭代求解, 可通过高度流水线结构实现高精度仿真。

在 LCC-HVDC 仿真领域, 文献[62]提出了一种基于 FPGA 的 LCC-HVDC 实时仿真方法, 并构建了 CPU+FPGA 仿真平台。采用紧凑节点分析法优化 12 脉动整流器建模, 提高仿真速度并缩短仿真步长。最终, 基于 FPGA 以 $1\mu s$ 的步长仿真验证了模型的准确性和适用性。文献[63]针对高渗透率电力电子化电网的实时仿真需求, 研究混合高压直流输电系统的建模方法与控制策略, 提出电路拓扑映射算法, 并设计多 FPGA 并行仿真架构。

1.3 课题研究内容及章节安排

针对传统电磁暂态仿真方法在 LCC-HVDC 系统阀关断时刻预测中存在的精度不足与实时性受限问题,本文以“高精度预测”与“高效硬件实现”为核心目标,围绕模型构建、算法创新与硬件加速三个维度展开研究,系统解决晶闸管关断非线性动态特性捕捉、大规模系统仿真效率提升以及实时控制策略验证等关键问题。具体研究内容及章节安排如下:

第二章介绍了 LCC-HVDC 的基本结构、运行原理和控制架构,提出交直流侧协同解耦的分网策略,利用贝杰龙模型对直流线路进行等效,再利用隐式梯形法对非线性元件差分化建立了基于 12 脉动换流器的电磁暂态模型,降低了计算维度,明确电磁暂态计算方法,构建了适用于实时仿真的低维计算框架。

第三章针对晶闸管关断时刻的非整点特性与数值振荡问题,提出一种基于卡尔曼滤波的自适应预测算法,通过构建递推式状态估计框架,融合实时观测数据与理论模型动态修正预测误差,结合动态误差自适应容差机制与双阈值协同检测模块,实现关断时刻的高精度预测与数值振荡抑制;同时设计并行计算架构,将波形生成与预测逻辑并行计算。基于 MATLAB 与 PSCAD 双平台构建六脉冲桥式整流器模型进行对比验证,实验结果表明该算法关断时刻预测误差处于允许范围之内,直流电压稳态偏差率低于 0.5%,且相较于传统插值方法显著提升了实时仿真适配性,为电力电子器件动态特性建模提供了高精度、低延迟的解决方案。

第四章面向大规模 HVDC 系统的高效仿真需求,设计了分层并行计算架构。首先,基于 CIGRE 标准模型的分网策略,将系统划分为稳态子网(交流侧)与动态子网(换流器侧),利用 FPGA 流水线技术实现多子网并行求解。其次,针对一次系统电磁暂态计算,提出逻辑复用技术:通过动态分配浮点运算单元,优化节点电压方程的求解效率;结合 IP 核并行化与时钟精确调度,实现导纳矩阵逆运算的硬件加速。控制器设计方面,采用定点数运算架构,构建一阶滤波、PI 控制及 VDCOL 环节的多级流水线模型,控制指令响应延迟降低至传统串行模式的 25%。最终搭建 FPGA 硬件在环实验平台,与 PSCAD/EMTDC 仿真结果对比显示,仿真结果满足仿真验证的需求。

第 2 章 高压直流输电系统模型及电磁暂态实时仿真原理

2.1 引言

高压直流输电（HVDC）技术凭借其长距离输电效率高、可控性强等优势，在现代电力系统中占据重要地位。本章围绕 LCC-HVDC 的拓扑结构、控制策略与分网方法展开分析，并系统阐述电磁暂态实时仿真的核心原理，包括数值积分方法、电力电子元件建模及仿真流程设计，为后续章节的算法研究奠定理论基础。

2.2 高压直流输电系统模型

2.2.1 LCC-HVDC 拓扑结构

LCC-HVDC 系统是基于晶闸管换流器的高压直流输电技术，其主要设备包括：换流装置、换流变压器、平波电抗器、无功补偿装置、滤波器、直流输电系统及接地系统^[64]，在工程实践中，LCC-HVDC 普遍采用 12 脉动桥串联的换流单元结构^[14]，该配置不仅能够实现超高压直流输电的工程需求，更通过相位移相技术显著改善谐波特性。其中整流侧和逆变侧分别有两个换流变压器、两个换流器、一个平波电抗器，整流侧和逆变侧用 T 型输电线路连接，双端 12 脉动 LCC-HVDC 系统的一次系统拓扑图如图 2-1 所示。

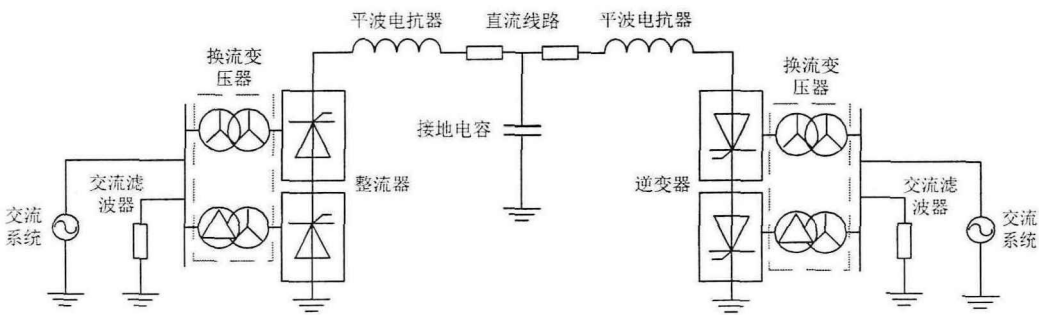


图 2-1 LCC-HVDC 一次系统拓扑图

在高压直流输电系统中，换流变压器阀侧绕组的接线方式分别为 Y-y 联结和 Y-d 联结，利用这种方式实现交流侧相差 30° 的换相电压，每个桥内部的 6 个晶闸管依旧相隔 60° 依次导通，直流电压为上下桥臂直流电压的叠加结果。换流器在不同运行情况下的拓扑结构会有所变化，12 脉波输电系统整流侧在正

常运行的情况下存在 12 个导通运行工况和 12 个换相运行工况。以 Y-y 联结换流器为例，在一个交流周期内阀的导通情况： VT_1 、 VT_2 导通 $\rightarrow VT_1$ 、 VT_2 、 VT_3 导通 $\rightarrow VT_2$ 、 VT_3 、 VT_4 导通 $\rightarrow VT_3$ 、 VT_4 导通 $\rightarrow VT_3$ 、 VT_4 、 VT_5 导通 $\rightarrow VT_4$ 、 VT_5 导通 $\rightarrow VT_4$ 、 VT_5 、 VT_6 导通 $\rightarrow VT_5$ 、 VT_6 导通 $\rightarrow VT_5$ 、 VT_6 、 VT_1 导通 $\rightarrow VT_6$ 、 VT_1 导通。一共 12 种导通情况，Y-d 联结换流器同理。换流器详细拓扑结构如图 2-2 所示 [65]。

根据 LCC-HVDC 一次系统的拓扑结构及换流器的运行原理可知，在电力系统实时仿真中，交流系统、换流变压器和平波电抗器等拓扑结构保持不变。然而，换流器的拓扑结构会随着晶闸管的导通与关断不断变化，使得实时仿真计算面临更大的挑战。因此，需要寻找更适合的模型或算法，以提高仿真的准确性和效率。

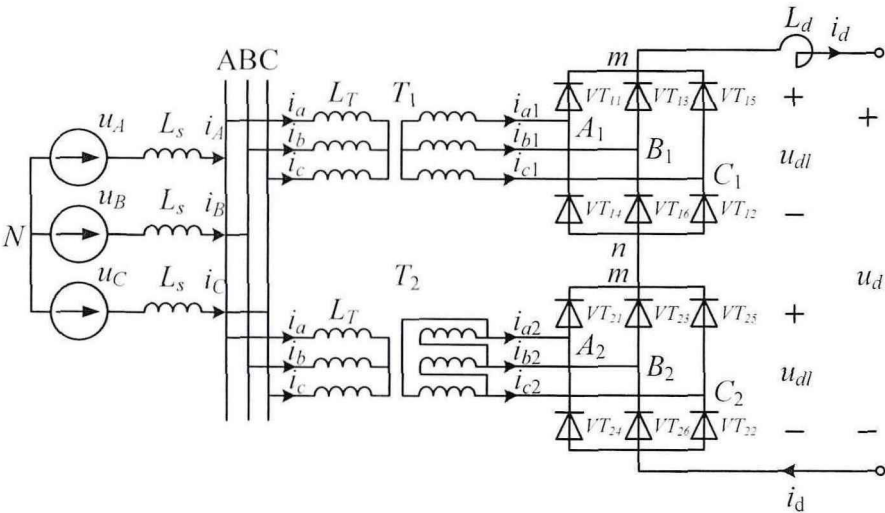


图 2-2 换流器一次系统拓扑图

2.2.2 LCC-HVDC 控制策略

LCC-HVDC 系统的控制策略是实现直流输电稳定运行与动态响应的核心，典型控制架构分为换流器级控制、极级控制和系统级控制，各层级通过协同配合实现功率调节、故障抑制及系统保护 [66]。LCC-HVDC 基于晶闸管的触发角进行控制，主要包括了整流侧定电流控制，逆变侧定关断角控制、低压限流单元、电流偏差控制等，下面对这些控制方法分别进行介绍。

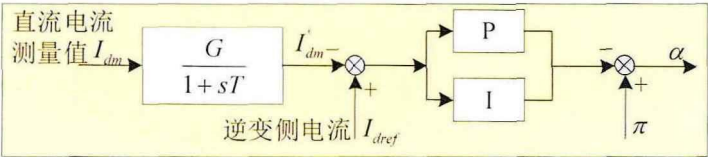


图 2-3 整流侧定电流控制框图

整流侧定电流控制是将电流整定值和电流实际值作为输入值，再将两者偏差输入 PI 环节，输出触发角的指令 α ，通过对触发角的调节来实现电流指令的跟踪，如图 2-3 所示。

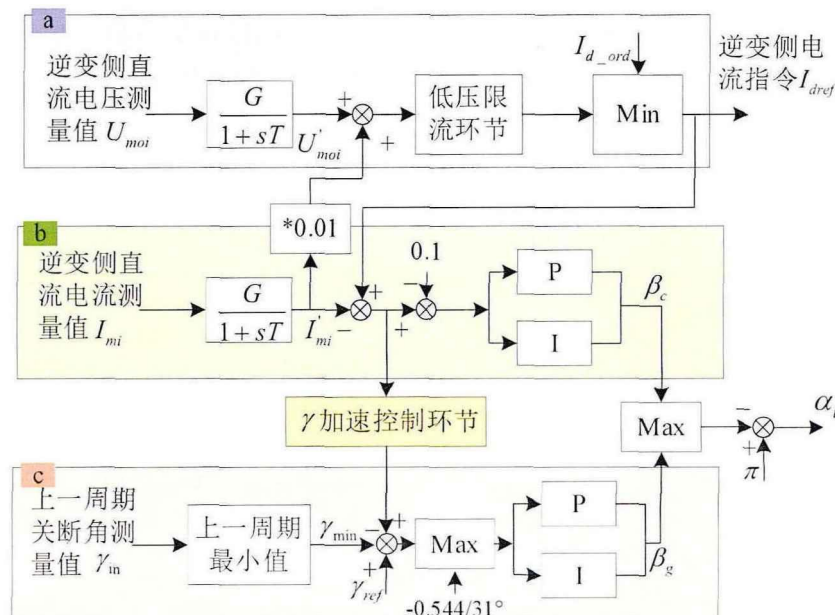


图 2-4 逆变侧定电流控制框图

在逆变侧的控制策略中，主要包括定关断角控制、定电流控制、低压限流环节（VDCOL）及电流偏差控制环节。这些控制环节协同作用，以确保逆变侧的稳定运行，同时提高换流器的动态响应能力和系统运行的安全性。

如图 2-4 所示，红色部分（c 区域）对应定关断角控制。该控制策略首先测量上一个周期内的最小关断角，并将其与额定关断角进行比较，计算差值后进行限幅处理。所得结果输入比例-积分（PI）调节器，以获得该控制模式下的超前触发角。定关断角控制的核心目标是保证换流器具备足够的关断时间，以防止换相失败，并维持逆变器的正常运行。通过合理设定 PI 参数，可以有效抑制系统扰动对关断角的影响，提高换流器的换相能力。

如图 2-4 绿色部分（b 区域）所示，定电流控制的基本原理与定关断角控制类似，但其控制目标有所不同。该控制方法通过计算逆变侧直流电流整定值与实际测量值之间的误差，并采用 PI 控制进行调节，从而得到相应的超前触发角。值得注意的是，为了保证系统运行的稳定性，逆变侧直流电流的整定值通常比整流侧整定值小一个电流裕度。因此，在计算误差时，需先减去该裕度，然后将所得结果输入 PI 调节器进行调节。最终，定电流控制得到的超前触发角与定关断角控制所得的超前触发角进行比较，并取两者中的较大值求得最终的输出触发角，以此实现对逆变侧直流电流及关断角的综合控制。该策略能够在保证

系统换相安全的前提下, 进一步提高直流电流控制的精确性, 防止电流过冲或不稳定情况的发生。

如图 2-4 紫色部分(a 区域)所示, VDCOL (Voltage Dependent Current Order Limiter) 环节用于在直流电压或交流电压下降至某一设定阈值时, 对直流电流进行动态调节, 以避免系统进入不稳定状态。该环节的主要作用是抑制换相失败期间直流电压的快速下降及直流电流的急剧上升。换相失败通常发生在交流系统电压波动较大或者换流器运行状态异常的情况下, 若不采取有效措施, 可能导致直流电流过大, 进而威胁换流阀的安全运行。VDCOL 通过实时监测直流电压的变化趋势, 并根据测量值动态调整直流电流的指令值, 使系统在换相失败期间能够迅速降低电流, 减轻换流器的运行压力。同时, 该环节还能提高系统的暂态稳定性, 增强换流器应对短时电压扰动的能力。

此外, 如图 2-4 橙色部分所示, 电流偏差环节主要用于补偿电流误差, 并实现不同控制模式之间的平滑过渡。该环节通过计算电流额定值与实际测量值之间的偏差, 并在必要时适当增加关断角, 从而增强系统对短时电流波动的适应能力。当关断角达到最大允许值时, 加速控制环节会自动将控制权交由定电流控制, 从而确保系统仍然能够维持稳定运行。在逆变侧定关断角控制与 VDCOL 控制之间, 该环节能够实现平滑过渡, 避免控制模式切换过程中出现突变或振荡现象, 从而提升换流器运行的连续性和可靠性。

2.2.3 高压直流输电系统分网策略

在电力电子设备的广泛应用的背景下, 高压直流输电系统中换流器部分的拓扑结构日益复杂, 其动态行为的非线性特征更加显著。这种变化不仅增加了电力系统实时仿真的计算难度, 还对仿真精度提出了更高的要求。因此, 如何在保证仿真精度的同时提高计算效率, 成为当前 HVDC 仿真研究的重要课题。

针对这一问题, 本文分网的仿真方法将 LCC-HVDC 系统的不同部分进行解耦处理。其中, 拓扑结构变化频繁的换流器部分与其他相对稳定的部分相互隔离, 降低导纳矩阵维数, 使各端子网能够独立并行求解。由于除换流器外的其他部分拓扑结构保持不变, 在仿真计算过程中, 仅需动态更新换流器部分的导纳矩阵, 而无需对整个系统进行全局求解。该方法能够有效减少计算资源消耗, 提高计算效率, 为实时仿真的高效性提供有力支持。

为进一步优化计算过程, 本文分别对换流变压器和直流线路进行解耦分网处理。接下来, 将分别对换流变压器和直流线路的分网方法进行详细介绍。

(1) 换流变压器分网策略

在电力系统实时仿真领域, 交直流能量转换的核心设备——换流变压器,

常被用作网络分区的重要技术手段。该装置凭借其在交流网络与直流系统间的接口特性，能够有效实现仿真模型的拓扑解耦，从而提升大规模电力系统数字仿真的计算效率与稳定性。这种基于设备特性的网络分割方法，既保持了系统间的能量交互特征，又通过合理划分计算域降低了仿真复杂度^[57]。在 LCC-HVDC 系统中可以将“拓扑结构改变部分”（阀侧）和“拓扑结构不变部分”（网侧）进行解耦，针对混合网络多变量特性，本研究基于电磁耦合机理，采用高斯消元法建立网-阀侧解耦模型。该方法通过数学建模分离交直流参数，在保持系统特性的同时显著提升联合仿真的计算效率与稳定性。这种策略不仅保留设备动态响应，还通过数学变换实现拓扑降维。

在分析 YN-yn 联结型换流装置的电气特性时（其他联结形式可类推），图 2-5 所示的拓扑结构示意图中定义以下关键参数：网侧三相端口电压记为 u_{1A} 、 u_{1B} 、 u_{1C} ，阀侧对应相电压为 u_{2A} 、 u_{2B} 、 u_{2C} ，中性点对地电位标记为 u_{2O} ；阀侧绕组电流以 i_{2A} 、 i_{2B} 、 i_{2C} 表征；等效电路模型中包含折算至阀侧的漏感参数 L_T 、表征铁损的等效电阻 R_T 以及中性点接地装置阻抗 R 。

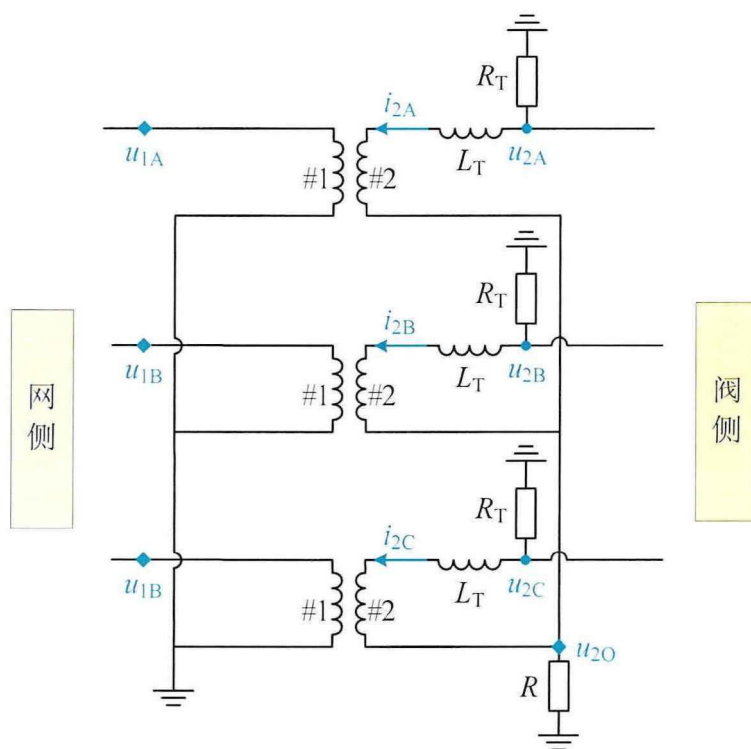


图 2-5 换流变压器拓扑结构

定义网侧子系统节点电压向量为 $U_1 = [u_{1A}, u_{1B}, u_{1C}, \dots]^T$ ，电流注入向量为 I_1 ；阀侧子系统对应参数分别为 $U_2 = [u_{2A}, u_{2B}, u_{2C}, \dots]^T$ 和 I_2 。同时引入阀侧绕组电流

向量 $I_T = [i_{2A}, i_{2B}, i_{2C}]^T$ 。通过综合电路分析推导出表征电力电子换流设备拓扑特性的网络方程（式(2-1)）。

$$\begin{bmatrix} Y_{11} & 0 & M_{13} \\ 0 & Y_{22} & M_{23} \\ M_{31} & M_{32} & \frac{2L_T}{\Delta t} E \end{bmatrix} \begin{bmatrix} U_1 \\ U_2 \\ I_T \end{bmatrix} = \begin{bmatrix} I_1 \\ I_2 \\ -U_{LH} \end{bmatrix} \quad (2-1)$$

式中, E 为单位矩阵, Δt 为直流侧仿真步长, Y_{11} 和 Y_{22} 分别为网侧子网和阀侧子网的节点导纳矩阵, M_{13} 、 M_{31} 为网侧子网与换流变压器间的关联矩阵, M_{23} 、 M_{32} 为阀侧子网与换流变压器间的关联矩阵, M_{13} 、 M_{31} 、 M_{23} 、 M_{32} 如式(2-2)所示。建立漏感微分模型等效电压源向量 U_{LH} , 以典型相（如 A 相）为研究对象时, u_{LHA} 满足式(2-3)所示时序关系。

$$\left\{ \begin{array}{l} M_{13} = \begin{bmatrix} \text{diag}\left(-\frac{1}{n}, -\frac{1}{n}, -\frac{1}{n}\right) \\ 0_{(N1-3) \times 3} \end{bmatrix}_{N1 \times 3} \\ M_{31} = \begin{bmatrix} \text{diag}\left(\frac{1}{n}, \frac{1}{n}, \frac{1}{n}\right) & 0_{3 \times (N1-3)} \end{bmatrix}_{3 \times N1} \\ M_{23} = \begin{bmatrix} E_3 \\ -1 & -1 & -1 \\ 0_{(N1-4) \times 3} \end{bmatrix}_{N2 \times 3} \\ M_{32} = \begin{bmatrix} 1 \\ -E_3 & 1 & 0_{3 \times (N1-4)} \\ 1 \end{bmatrix}_{3 \times N2} \end{array} \right. \quad (2-2)$$

式中 n —换流变压器变比;

N_1 —一次侧系统节点数;

N_2 —二次侧系统节点数。

$$u_{LHA}(t) = -i_{2A}(t - \Delta t) \frac{4L_T}{\Delta t} - u_{LHA}(t - \Delta t) \quad (2-3)$$

选取换流装置绕组电流 I_T 作为系统级协调参数。对式(2-1)施加矩阵消元运算, 通过消除变量 U_1 和 U_2 , 推导出表征系统级耦合关系的协调方程, 其数学表达如式(2-4)所示。

$$\left(\frac{2L_T}{\Delta t} E - M_{31} Y_{11}^{-1} M_{13} - M_{32} Y_{22}^{-1} M_{23} \right) I_T = -U_{LH} - M_{31} Y_{11}^{-1} I_1 - M_{32} Y_{22}^{-1} I_2 \quad (2-4)$$

在完成协调层求解，得到协调变量 I_T 后，可以并行求解各子网节点电压如式(2-5)所示。

$$\begin{cases} Y_{11} U_1 = I_1 - M_{13} I_T \\ Y_{22} U_2 = I_2 - M_{23} I_T \end{cases} \quad (2-5)$$

基于上述推导过程构建的无差解耦控制体系，通过矩阵运算实现直流系统与交流系统间的精准解耦控制。具体实施时，将原本强耦合的直流侧与交流侧系统进行拓扑结构重构，采用分层递进的计算策略，完成协调层电路的求解，再完成节点电压方程的计算。这一过程使得系统导纳矩阵的维度得以显著降低，使原本的高维矩阵被分解成多个低维矩阵，其中网侧分网导纳矩阵始终保持结构不变，它不仅保留了交流电网的固有电气特性，更使得在系统参数调整或运行方式改变时，只需对换流站相关子矩阵进行局部修正，避免了全网导纳矩阵的重复构建。

这种解耦方法的工程优势体现在三个方面：其一，通过矩阵维度降低使计算复杂度下降，显著提升仿真计算效率；其二，解耦后的子系统可采用并行计算架构，充分利用多核处理器的运算能力；其三，导纳矩阵的模块化处理便于系统扩展维护，当接入新能源场站时只需新增相应模块而不影响既有计算框架。

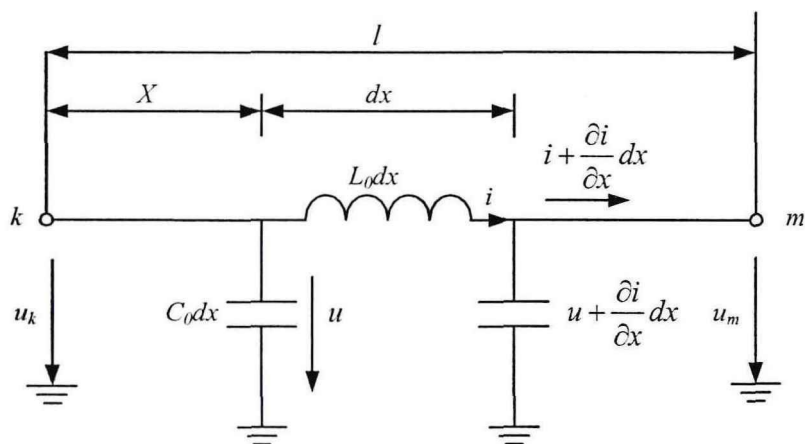
(2) 直流输电线路分网策略

针对输电线路分布参数效应的工程处理方法，主要存在两种典型技术路径：第一种方法采用分段线性化建模策略，通过将输电线路离散化为若干特征段，每段线路采用 π 型或 T 型集总参数电路进行等效表征，继而构建分段等值电路网络进行参数计算；第二种方法则采用基于行波理论的贝杰龙暂态计算模型，该模型通过数学变换将原本具有波动特性的分布参数线路转化为由纯电阻元件与等效电流源构成的集总参数网络，在保持计算精度的同时显著简化了电磁暂态分析过程。

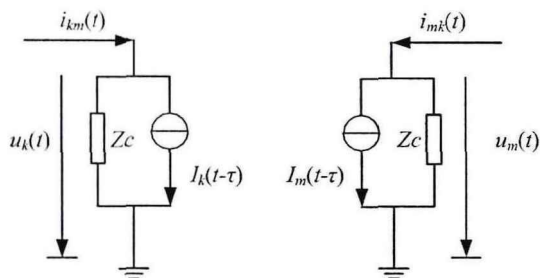
本研究采用贝杰龙等效建模方法对输电网络进行参数等效处理。该方法基于电磁波传播理论，将具有分布参数特性的传输线电磁暂态过程，等效转化为由集中电阻元件与受控电流源构成的电路网络，显著提升了大规模电力系统暂态仿真的计算效率。

针对理想化单导体无损耗传输线模型，定义线路单位长度电感参数为 L_0 ，单位长度对地电容为 C_0 。根据电磁场理论推导，该无损传输系统的二阶偏微分波动方程可表述为：

$$\left. \begin{aligned} \frac{\partial^2 u(x,t)}{\partial x^2} &= \frac{1}{v^2} \times \frac{\partial^2 u(x,t)}{\partial t^2} \\ \frac{\partial^2 i(x,t)}{\partial x^2} &= \frac{1}{v^2} \times \frac{\partial^2 i(x,t)}{\partial t^2} \end{aligned} \right\} \quad (2-6)$$



a) 电路图



b) 等值电路

图 2-6 单根无损线路及等值电路

式中， $v=1/\sqrt{L_0 C_0}$ 为沿线电磁波的传播速度。式(2-6)的通解为：

$$\left. \begin{aligned} u(x,t) &= f_1(x-vt) + f_2(x+vt) \\ i(x,t) &= f_1(x-vt)/Z_c - f_2(x+vt)/Z_c \end{aligned} \right\} \quad (2-7)$$

式(2-7)中，与 $f_1(x-vt)$ 有关的项反映速度为 v 的前行波，与 $f_2(x+vt)$ 有关的项反映速度为 v 的反行波，参数 $Z_c=1/\sqrt{L_0/C_0}$ 表征输电线路的波阻抗。

将式(2-7)的第二式两端乘以 Z_c ，再与其第一式分别相加，可得

$$u(x,t) + Z_c i(x,t) = 2f_1(x-vt) \quad (2-8)$$

在电磁波传播理论框架下，传输介质任意位置的电压-电流关系遵循特定的数学约束条件。设定观测参考系以相速度 v 前进，当观测参考系从 k 端（ t 时刻）移动至 m 端时（耗时 $\tau=l/v$ ， l 为介质长度），基于式(2-8)的数学关系，可建立传输线两端（ k 端与 m 端）的线性关系：

$$u(0, t) + Z_c i(0, t) = 2f_l(-vt) \quad (2-9)$$

$$u(l, t + \tau) + Z_c i(l, t) = 2f_l(-vt) \quad (2-10)$$

由图 2-6 可知, $u(0, t) = u_k(t)$, $i(0, t) = i_{km}(t)$, $u(l, t) = u_m(t)$, $i(l, t) = -i_{mk}(t)$, 则可以得到

$$u_k(t - \tau) + Z_c i_{km}(t - \tau) = u_m(t) - Z_c i_{mk}(t) \quad (2-11)$$

由此可得

$$i_{mk}(t) = (1/Z_c)u_m(t) + I_m(t - \tau) \quad (2-12)$$

$$I_m(t - \tau) = -(1/Z_c)u_k(t - \tau) - i_{mk}(t - \tau) \quad (2-13)$$

同理可得,

$$i_{km}(t) = (1/Z_c)u_k(t) + I_k(t - \tau) \quad (2-14)$$

$$I_k(t - \tau) = -(1/Z_c)u_m(t - \tau) - i_{mk}(t - \tau) \quad (2-15)$$

上述各式可以通过图 2-6 b)所示的等值电路表示。该模型通过贝杰龙等效原理, 将具有分布特性的传输线电磁暂态响应转化为由集中电阻元件与历史项受控源构成的拓扑结构, 其中两端动态耦合通过时延 $\tau = l/v$ 的历史项电压电流参数实现, 而非物理连接的直接表征。这种建模方法展现出两个显著优势: 首先, 基于无损传输线假设的贝杰龙模型使系统导纳矩阵呈现高度稀疏特性, 可采用稀疏矩阵算法显著提升运算效率; 其次, 该模型天然的时域解耦特性使其成为构建电磁暂态并行计算体系的关键技术, 通过将传输线设置为并行域边界, 可有效降低多核并行架构下的数据交互频次。

2.3 电磁暂态数值计算的基本方法

2.3.1 数值积分方法

电力系统当中含有许多非线性元件, 这些非线性元件在数学上可以通过微分方程进行表达, 在电磁暂态仿真中的解决办法是利用数值积分方法对微分方程进行差分, 而不同的差分方式对仿真结果会有非常大的影响, 所以为适应电力系统场景, 选择合适的积分方法至关重要。

在电磁暂态数值计算中, 后退欧拉法 (Backward Euler Method, BEM) 与隐式梯形法 (Implicit Trapezoidal Method, ITM) 均为隐式积分策略的典型代表。下面对两种积分方法的特点做出介绍。

对于常微分方程:

$$\frac{dx}{dt} = f(x, t) \quad (2-16)$$

在 t 到 $t + \Delta t$ 步长内的后退欧拉法离散公式为

$$x(t + \Delta t) = x(t) + \Delta t f[x(t + \Delta t)] \quad (2-17)$$

采用泰勒级数展开的方式分析其截断误差有，

$$x(t + \Delta t) = x(t) + \Delta t x'(t) + O(h^2) \quad (2-18)$$

在 t 到 $t + \Delta t$ 步长内的隐式梯形积分公式为

$$x(t + \Delta t) = x(t) + \frac{\Delta t}{2} \{f[x(t)] + f[x(t + \Delta t)]\} \quad (2-19)$$

采用泰勒级数展开的方式分析其截断误差有，

$$x(t + \Delta t) = x(t) + \Delta t x'(t) + \frac{h^2}{2} x''(t) + O(h^3) \quad (2-20)$$

在数值积分算法的误差特性分析中，隐式梯形积分法展现出显著的计算精度优势。其局部截断误差可表示为 $O(h^3)$ ，对应二阶收敛精度；相较而言，后退欧拉法的误差阶次为 $O(h^2)$ ，仅具有一阶收敛特性。从误差控制理论角度分析，这种阶次差异意味着在相同离散时间步长 h 条件下，隐式梯形法的数值解逼近精度较后退欧拉法提升了一个数量级。本文对 LCC-HVDC 进行开发，仿真步长为 $50 \mu s$ ，隐式梯形法具备 A 稳定性特征并且精度较高，能够对本文模型有一个较为精确的仿真，因此本文对于非线性元的差分方法均选择了隐式梯形法。

2.3.2 集中参数原件建模

本小节将系统阐述基于隐式梯形积分法构建的电路模型数值计算方法及等值模型。首先，针对集中参数元件在暂态分析中的等效计算模型进行理论推导，随后重点探讨电力电子开关器件不同工作状态下的数值求解策略。具体而言，通过时域离散化处理建立各元件的差分方程形式，并构建适用于电磁暂态仿真的等值计算电路，同时对开关器件导通与关断两种工况的数学表征方法展开详细论证。

1. 电容元件

图 2-7 为电容电路，电容电路可以用微分方程表示为

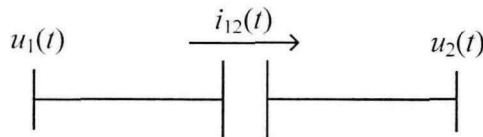


图 2-7 电容电路图

$$i_{12}(t) = C \frac{du_{12}(t)}{dt} \quad (2-21)$$

通过上一节中的隐式梯形法对上述微分方程差分化可得：

$$u_{12}(t+\Delta t) = \frac{h}{2C} i_{12}(t+\Delta t) + u_{12}(t) + \frac{h}{2C} i_{12}(t) \quad (2-22)$$

式中, Δt 为有隐式梯形法的积分时间步长

整理后可得:

$$i_{12}(t+\Delta t) = \frac{2C}{\Delta t} u_{12}(t+\Delta t) - \frac{2C}{\Delta t} u_{12}(t) - i_{12}(t) \quad (2-23)$$

如图 2-8 的等效网络拓扑表征了 $t+\Delta t$ 时刻电容电路的电气特性。具体而言, 在数值积分过程中, 电容参数 C 的等效导纳参数通过离散化建模实现, 如果仿真步长 Δt 不变则其等值也固定不变。该等效电路模型中流向节点 1 的等效激励源可表征为时变电流分量, 其数学表达式可表示为 $\frac{2C}{\Delta t} u_{12}(t) + i_{12}(t)$ 。

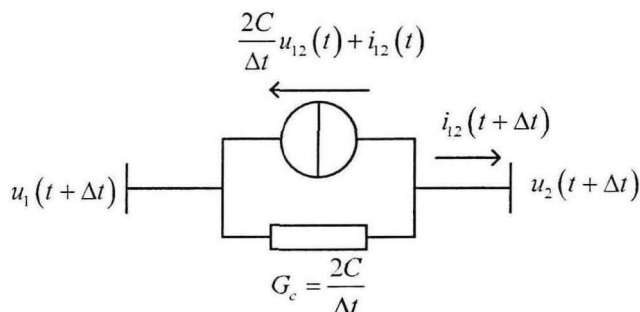


图 2-8 电容等值电路图

2. 电感元件

与电容元件类似, 下图为电感电路, 列写其微分方程:

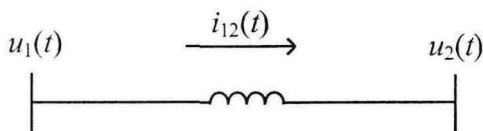


图 2-9 电感电路图

$$u_1(t) - u_2(t) = L \frac{di_{12}(t)}{dt} \quad (2-24)$$

应用隐式梯形法对其差分化可得:

$$i_{12}(t+\Delta t) = i_{12}(t) + \frac{\Delta t}{2L} [u_{12}(t+\Delta t) - u_{12}(t)] \quad (2-25)$$

其中, h 为隐式梯形法的积分时间步长

整理后可得:

$$i_{12}(t+\Delta t) = \frac{\Delta t}{2L} u_{12}(t+\Delta t) + i_{12}(t) + \frac{\Delta t}{2L} u_{12}(t) \quad (2-26)$$

与电感元件类似, 式(2-25)中 $t+h$ 时刻电气量关系可以用图 2-10 所示的等

值电路表征，其中， $G_L = \frac{\Delta t}{2L}$ 为电感 L 的等值导纳，如果仿真步长 Δt 不变则其等值也固定不变，该等效电路模型中流向节点 1 的等效激励源可表征为时变电流分量，其数学表达式可表示为 $- \left(i(t) + \frac{\Delta t}{2L} u_{12}(t) \right)$ 。

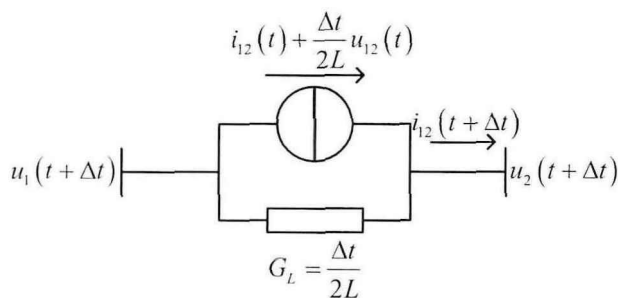


图 2-10 电感等值电路图

3. 电阻元件

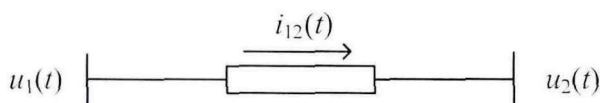


图 2-11 电阻电路图

对于图 2-11 所示电阻元件可以列写其代数方程为：

$$u_{12}(t) = Ri_{12}(t) \quad (2-27)$$

可以改写成：

$$i_{12}(t) = \frac{1}{R} u_{123}(t) \quad (2-28)$$

电阻元件的暂态等值电路如图 2-12 所示，等值电路的支路导纳为 $G = \frac{1}{R}$ ，注入首、末节点的等值电流源为零。

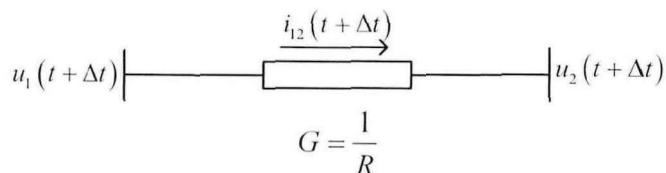


图 2-12 电阻等值电路图

4. 理想电源支路

在电路暂态建模中，不同电源元件的等效处理方法具有显著差异。针对理想电流源元件，其输出电流在任意时刻均为确定量，可直接并入对应节点的电流方程进行求解。对于电阻与电压源串联结构，可运用戴维南等效转换为诺顿

等效模型，通过等效变换构建适用于暂态分析的电路拓扑。

在独立理想电压源的建模方面，需采用特殊的数值处理技术。首先设定电压源支路电流为待求变量，通过电源类型转换构建等效电流源支路。由于转换后的电流源幅值属于未知量，需同步建立支路电压约束方程以完善方程组维度，如图 2-13 所示等值模型。

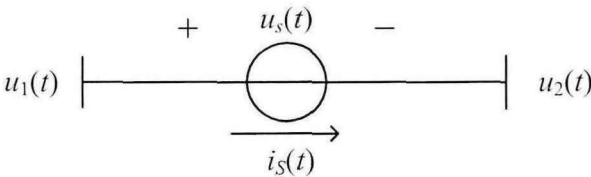


图 2-13 电阻等值电路图

5.开关模型

在电磁暂态仿真当中主要以下几种开关模型：理想开关模型^[67]、双值电阻模型和基于 L/C 等效的开关模型。

双值电阻的开关模型如图 2-14 所示。在这种模型中，开关器件在导通状态下用一个小电阻 R_{on} 来等效，在关断状态下用一个大电阻 R_{off} 来等效。当 R_{on} 趋近于无穷大且 R_{off} 为零时，双值电阻模型则变为了理想开关模型。该等效方法简单直观、易于实现，已被 PSCAD/EMTDC 等仿真软件广泛采用。但其缺点在于，每次开关动作后都需要重新形成系统等效导纳矩阵，当模型阶数升高时会影响仿真效率。

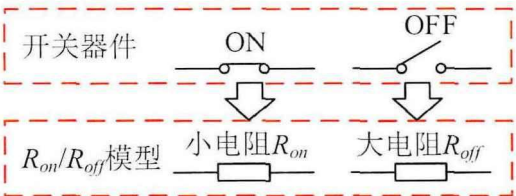


图 2-14 双值电阻的开关模型

除了双值电阻模型，目前很多实时仿真采用了基于小电感(L)/小电容(C)等效的开关建模方法，如 RTDS6、ADPSS-STSS7、RT-LAB 等。基于 L/C 等效的开关模型如图 2-15 所示。 L/C 模型用一个小电感和小电容分别等效导通和关断状态下的开关器件。通过合理的 L 、 C 参数设置,可以在仿真过程中保持系统导纳矩阵不变。

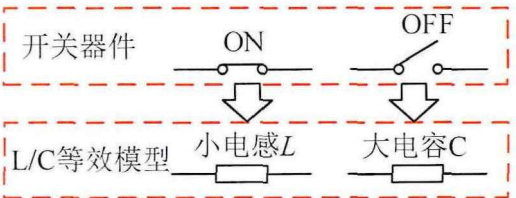


图 2-15 L/C 等效的开关模型

双值电阻模型通过逻辑信号（如控制脉冲）直接切换电阻值，无需动态元件（电感或电容）。而 L/C 模型需要引入电感（ L ）或电容（ C ）模拟开关动作的瞬态过程。双值电阻模型仅需简单的代数运算（电阻值的瞬时切换），适合实时仿真的硬实时（Hard Real-Time）约束，参数物理意义明确，无需校准动态特性，数值稳定性高，对大仿真步长（如 $\Delta t \geq 1\mu s$ ）不敏感。而 L/C 模型需求解微分方程（如隐式梯形积分法），且需更小步长以避免数值振荡，电感/电容的微分方程可能导致数值振荡（如梯形法的谐振问题），需采用隐式积分或阻尼处理，增加计算负担。所以本文中的开关模型均采用了双值电阻模型。

表 2-1 所示为无源元件差分化建模参数

表 2-1 无源元件差分化建模参数

	I_{his}	G_{eq}
电阻 R	0	$\frac{1}{R}$
电容 C	$\frac{2C}{\Delta t} u_{12}(t) + i_{12}(t)$	$\frac{2C}{\Delta t}$
电感 L	$i(t) + \frac{\Delta t}{2L} u_{12}(t)$	$\frac{\Delta t}{2L}$
电阻电感串联 RL	$\frac{2L - \Delta t R}{2L + \Delta t R} i(t) + \frac{\Delta t}{2L + \Delta t R} u_L(t)$	$\frac{\Delta t}{2L + \Delta t R}$
电阻电容串联	$\frac{RC}{RC + \Delta t} i_C(t) - \frac{C}{RC + \Delta t} u(t)$	$\frac{C}{RC + \Delta t}$

2.3.3 仿真计算步骤

上文对电力系统各个元件进行了建模，通过离散化时间域建模方法，各元件在特定时刻 t 均呈现为导纳参数与激励源的组合结构。当依据系统实际拓扑进行网络重构时，这些元件模型将构成具有线性特性的等效网络，其拓扑结构中仅包含恒定导纳元件与时变激励源。该网络拓扑能够精确表征 t 时刻各元件的动态特性及其交互关系，故定义为电磁暂态仿真的参数化网络模型。

基于已知的初始激励源与等效激励源参数，可通过求解线性代数方程组获取 t 时刻各节点的电气量。随后，利用该时刻计算结果可递推更新 $t + \Delta t$ 时刻的激励源参数，进而构建新的网络方程进行迭代求解。从初始时刻 $t=0$ 开始，整个电磁暂态过程的数值仿真即转化为各离散时间点的网络方程序列求解问题。该计算流程包含四个核心模块：网络方程求解引擎、激励源参数更新算法、开关状态辨识单元以及拓扑重构机制。

系统仿真实施流程起始于设备参数与拓扑关系的数字化建模。初始化阶段

设置电力电子器件处于断开状态，同时将控制系统状态变量归零处理。基于参数化网络模型构建全系统节点导纳矩阵，并通过等效激励源计算模块确定各节点注入电流分量，由此建立完整的网络方程求解体系。

计算等值网络的节点电压方程：

$$Gu=i \tag{2-29}$$

在 t 时刻，节点电压矢量 $u(t)$ 表征 t 时刻各节点电压，其维度与系统节点数保持一致。注入电流列向量 $i(t)$ 的构成要素包含两部分：参数化网络模型中关联节点的等效激励源分量，以及外部注入的电流激励分量。表征网络拓扑特性的系统导纳矩阵 G 则通过元件参数与拓扑关系确定。

迭代计算流程包含以下关键步骤：辨识电力电子器件的开关状态从而更新网络导纳矩阵参数，随后通过历史电流源存储模块实现激励源参数的递推更新。在此过程中，通过求解修正后的代数方程组可获得 $t+h$ 时刻各节点的电压及支路电流等。该计算框架通过时间步进算法持续迭代，直至完成预设时域的暂态过程模拟。图 2-16 电磁暂态仿真计算流程图所示的算法流程图清晰展示了该数值求解过程的实现架构。

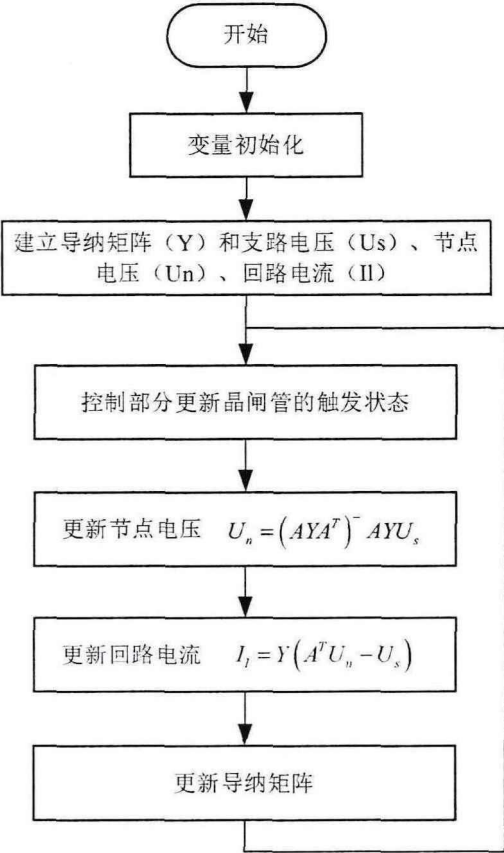


图 2-16 电磁暂态仿真计算流程图

2.4 本章小结

本章围绕 LCC-HVDC 系统建模与电磁暂态仿真方法展开研究，通过拓扑解析、网络解耦与计算方法研究构建了完整的仿真实论框架，主要研究内容如下：

(1) 基于 LCC-HVDC 典型 12 脉动换流器分析了系统的拓扑结构，阐明了换流器阀组的导通机理，并基于该拓扑结构分别对整流侧和逆变侧控制方式进行分析；

(2) 结合换流变压器回转特性与贝杰龙模型的分网原理，提出交直流侧协同解耦算法。通过高斯消去法实现交直流侧协同解耦，在保证动态交互精度的同时，大幅降低矩阵运算复杂度，提升大规模系统仿真的计算效率。

(3) 针对电力电子器件开关特性与电磁暂态的非线性问题，对比后退欧拉法与隐式梯形积分法的数值特性，选择具有 A 稳定性的隐式梯形法作为核心算法，建立电容、电感等集中参数元件的差分模型，结合双值电阻开关模型，形成适用于实时仿真的电力电子器件建模体系。

本章研究成果为 LCC-HVDC 系统的高精度实时仿真提供了完整的建模框架与数值计算基础。

第3章 阀关断时刻预测算法

3.1 引言

在电力电子装备大规模接入的现代电力系统背景下，电力电子器件的高精度建模成为高压直流输电系统研究的核心基础，其中定步长电磁暂态仿真中器件开关状态的精确表征尤为关键。但是在使用定步长电磁暂态仿真过程中，晶闸管非整步长时刻的阀关断行为易引发数值振荡等问题，且插值算法与简化开关模型结合的方式无法满足实时仿真的要求。鉴于此，本章提出一种基于卡尔曼滤波的阀关断时刻预测算法。卡尔曼滤波凭借其递推最优估计特性，能够有效融合器件物理模型与实时观测数据，通过动态噪声抑制与状态预测的协同机制，显著提升电压波形预测精度与算法鲁棒性。

本章首先阐述卡尔曼滤波的理论基础及其在电力电子器件状态估计中的适用性；其次，构建晶闸管电压动态预测模型，提出包含波形生成、卡尔曼滤波预测器及关断判决的闭环算法架构；最后，通过 MATLAB 与 PSCAD 双平台对比实验，验证所提算法在触发精度、动态响应及计算效率方面的优越性，为电力电子系统的高保真仿真与实时控制提供优化方案。

3.2 卡尔曼滤波基本理论

卡尔曼滤波是一种递推最优估计理论，在时域内进行计算，对于一维或多维随机过程均适用，且易于用微处理器编程实现。通过利用当前状态的观测值、上一状态的预测值及预测误差，计算得到当前状态的最优预测值，从而对下一状态进行预测，对于离散控制系统其计算流程图如图 3-1 所示。图 3-1 中， $x_{k|k}$ 为系统的状态变量值，为 k 时刻的最优值； $x_{k+1|k}$ 为利用上一状态预测的 $k+1$ 时刻值； F 为状态转移矩阵； H 为观测转移矩阵； Q 为协方差矩阵； $P_{k|k}$ 为 $x_{k|k}$ 对应的误差协方差； $P_{k+1|k}$ 为 $x_{k+1|k}$ 对应的误差协方差； K_g 为卡尔曼滤波增益； I 为单位矩阵。

在电力电子器件状态监测与预测领域，卡尔曼滤波算法因其独特的动态数据处理能力，为晶闸管电压预测提供了理论支撑与实践可行性。其核心优势在于将系统理论模型与实时测量数据相结合，通过递归迭代的预测-更新机制，有效预测了晶闸管两端电压值，为后面精确预测晶闸管关断时刻打下基础。

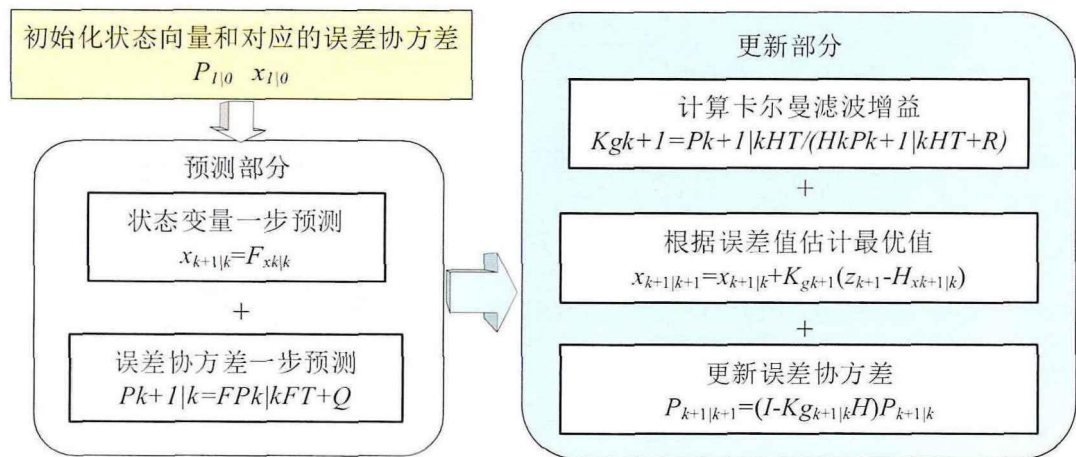


图 3-1 卡尔曼滤波计算流程图

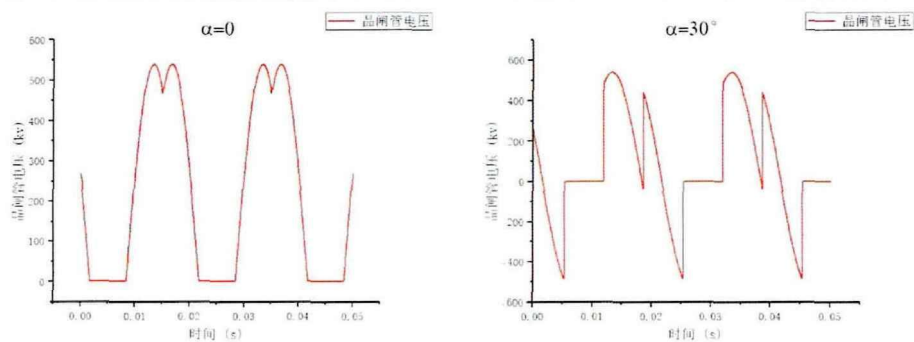
3.3 基于卡尔曼滤波的阀关断时刻预测算法

3.3.1 确定预测对象

作为电力电子系统的核心半导体器件，晶闸管在可再生能源并网与大容量电能变换中发挥着重要作用。其半控型特性使得关断过程受限于电路自然换相条件，导致实时仿真中关断时刻的精确预测成为电磁暂态建模的技术难点。传统实时仿真方法面临双重挑战：一方面，离线仿真中采用的插值算法因实时计算的严格时序约束难以实施；另一方面，基于 L/C 开关模型的简化方法无法准确表征晶闸管的动态特性，存在仿真精度与计算效率的固有矛盾。本文针对上述问题，旨在构建晶闸管关断时刻的动态预测模型，为解决半控器件电磁暂态特性表征的精度瓶颈提供理论支持，进而提升电力电子化系统的仿真可信度。

晶闸管的开断行为与其两端电压的变化过程密切相关^[68]。具体而言，晶闸管的关断条件为：减小阳极和阴极之间的正向电压直至为零，或施加反向电压（ $U_v \rightarrow t_{off}$ ）。因此，预测晶闸管两端电压的变化过程，即可得知其关断行为的发生与否。晶闸管两端电压波形的变化规律与触发角 α 密切相关，（图 3-2 展示了 $\alpha=0$ 和 $\alpha=30^\circ$ 时晶闸管两端电压波形图），其中 α 是触发晶闸管导通的控制参数。通过分析晶闸管两端电压波形与触发角 α 之间的关系，为开断时间预测提供可靠的基础数据，建立晶闸管电压预测模型。

在实时仿真中，可以通过并行计算技术，同时根据 α 的不同计算晶闸管两端电压波形的变化。具体而言，可以将预测模型分为两部分：第一部分预测晶闸管两端电压、第二部分根据 α 计算晶闸管两端电压波形图。利用并行计算的优势这两个部分同时进行，压缩了整个预测计算的时间，提高了计算效率。



a) $\alpha=0^\circ$ 时晶闸管两端电压波形图 b) $\alpha=30^\circ$ 时晶闸管两端电压波形图
图 3-2 不同触发角晶闸管电压波形图

3.3.2 晶闸管关断预测模型

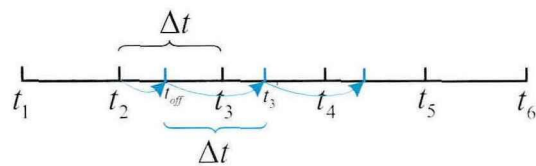


图 3-3 仿真步长示意图

由图 3-3 可知，在 $t_1 \sim t_2$ 仿真步长内将 t_2 时刻晶闸管两端电压 U_{v2} 输入到波形生成器中得出 t_3 时刻晶闸管两端电压观测值 U_{v3} ，将 U_{v3} 输入到卡尔曼滤波预测器，输出 t_3 时刻电压最优估计值 U_{v3} ，判断 $t_2 \sim t_3$ 仿真步长内是否有关断行为发生。如果有关断行为发生，也可以根据波形图计算出具体关断时刻 t_{off} ，在 t_{off} 时刻进行电磁暂态计算，后面继续完成下一步长的计算（步长大小不变），具体流程图如图 3-4 所示。

晶闸管电压预测模型可分为三部分：波形生成器、卡尔曼滤波预测器、重新初始化过程。

本系统设计的晶闸管电压波形生成器采用动态误差自适应算法，实现了电力电子装置电压特性的高精度仿真建模。该模块基于三相交流电源系统构建数学模型，通过同步生成与主控制系统完全一致的基准电压波形数组，确保时序特性的精确对应。创新性地引入渐进式误差容限机制，其核心算法通过迭代搜索实现电压值的智能匹配：以初始容差 0.1kV 为基准进行精确匹配，在匹配成功时以 0.5kV 为步长逐级扩展容差范围，直至达到最大容差 2kV 阈值。这种自适应策略有效解决了传统固定容差方法在动态工况下的两难问题——既能避免因初始容差过大导致的精度损失，又可防止因容差过小产生的匹配失败风险，为后续的预测控制环节提供了高可靠性的输入基准。

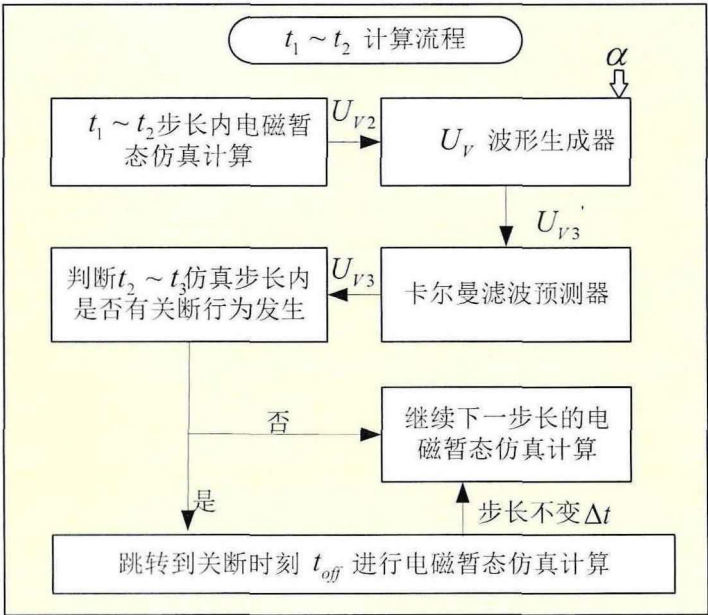


图 3-4 晶闸管电压预测模型流程图

本系统设计的卡尔曼滤波预测器基于动态状态空间模型，采用递推式预测-校正架构实现电力电子装置电压特性的高精度跟踪。算法通过状态方程与观测方程的双重耦合，构建了噪声抑制与状态估计的协同机制：在预测阶段通过状态转移模型进行趋势外推，在校正阶段结合实时测量值动态调整卡尔曼增益，形成具有自适应性权重的数据融合策略。该架构创新性地引入自洽状态保持技术，通过持续演进的状态变量和协方差矩阵，确保预测过程在时间维度上的动态一致性。针对电力电子系统暂态过程的特点，算法通过智能调节模型置信度与测量可信度的平衡关系——在稳态工况下强化模型预测的稳定性，在电压突变时优先响应实时测量数据，实现预测策略的动态优化。这种时变特性使预测器既能有效平滑常规噪声干扰，又能快速捕捉系统突变特征，为后续控制决策提供兼具平滑性与灵敏度的电压预测基准，显著提升了复杂工况下电力电子装置控制的鲁棒性。

本系统设计的关断行为判决模块采用双阈值协同检测机制与分层容错架构，实现了电力电子装置异常工况的鲁棒性辨识。该模块基于实时电压特征与预测模型的动态偏差分析，构建“静默-浪涌”复合判据：通过实时电压幅值与静默阈值的对比捕捉关断前期的电压特征，同时结合预测-实测电压偏差与浪涌阈值的比对识别异常浪涌信号，双阈值的时空耦合特性可有效判别真实关断行为。算法采用通道独立的并行判决架构，六个检测通道配备独立的数据预处理单元与逻辑运算单元，充分利用并行计算的特点有效快速判断晶闸管关断行为。

本系统构建了动态步长调整机制，通过前序模块的联合决策实现仿真进程的智能优化。当关断判决模块触发异常信号时，系统立即通过对理论波形进行巡查，寻找到具体关断时刻，随后将步长调整为目前的关断时刻，完成关键时段计算后，自动恢复常规步长继续后续进程。

该架构通过波形生成器的基准构建、卡尔曼滤波预测器的动态修正、关断判决的阈值检测以及步长控制器的协同运作，形成具有快速响应的闭环预测系统。为实时仿真中电力电子装置的数字孪生建模提供理论依据。

3.3.3 仿真验证

为验证所提预测算法的有效性与工程适用性，本研究采用双平台对比验证方法，分别在 MATLAB（模型一）和 PSCAD/EMTDC（模型二）仿真环境中构建了基于晶闸管的六脉冲桥式整流器数值仿真模型（如图 3-5 所示）。两个实验平台均采用基于三相交流电压过零点实时检测技术的触发控制架构，通过外部闭环控制系统实现触发角 α 在 0° 至 120° 范围内的连续调节，从而控制直流侧输出电压从额定最大值平滑过渡至连续导通模式的临界状态。系统关键参数详见表 3-1 所示。

表 3-1 系统关键参数

模型参数	参考值
交流侧电压 U_{ac}/kV	230
电源电阻 R_{ac}/Ω	1
电感 L/H	0.1
电容 $C/\mu F$	100
晶闸管电阻 ($R_{on}/R_{off})/\Omega$	0.01/1000000
负载电阻 R_{load}/Ω	20

在模型构建过程中，模型一创新性地集成了本文提出的预测算法；作为对照组的模型二则采用传统插值算法进行晶闸管导通状态计算。通过构建完全等价的电路拓扑结构、设置相同边界条件及参数配置，开展了两组模型仿真波形对比实验。这种双平台交叉验证方法不仅确保了实验数据的可比性，还可有效分离算法特性差异对系统性能的影响。

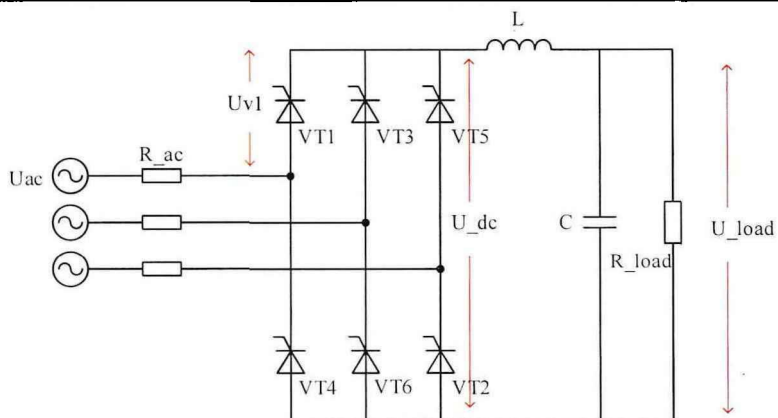
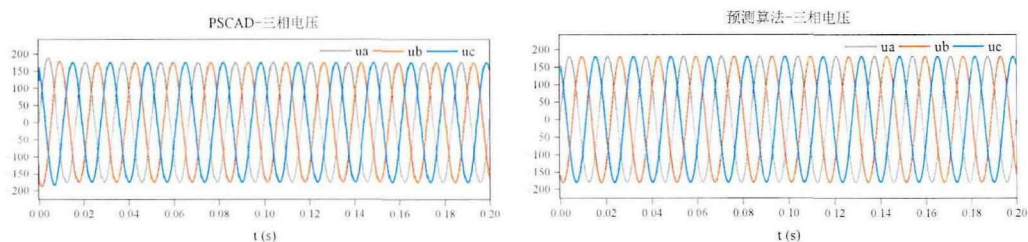


图 3-5 基于晶闸管的六脉冲桥式整流器拓扑结构

仿真波形比较（仿真时间为 0.2s）：

（1）三相交流电源波形图



a)PSCAD/EMTDC 中三相交流电压波形

b)预测模型三相交流电压波形

图 3-6 三相交流电压波形

（2）晶闸管两端电压波形（ $uv1 \sim 6$ 、 $filt_uv1 \sim 6$ ）

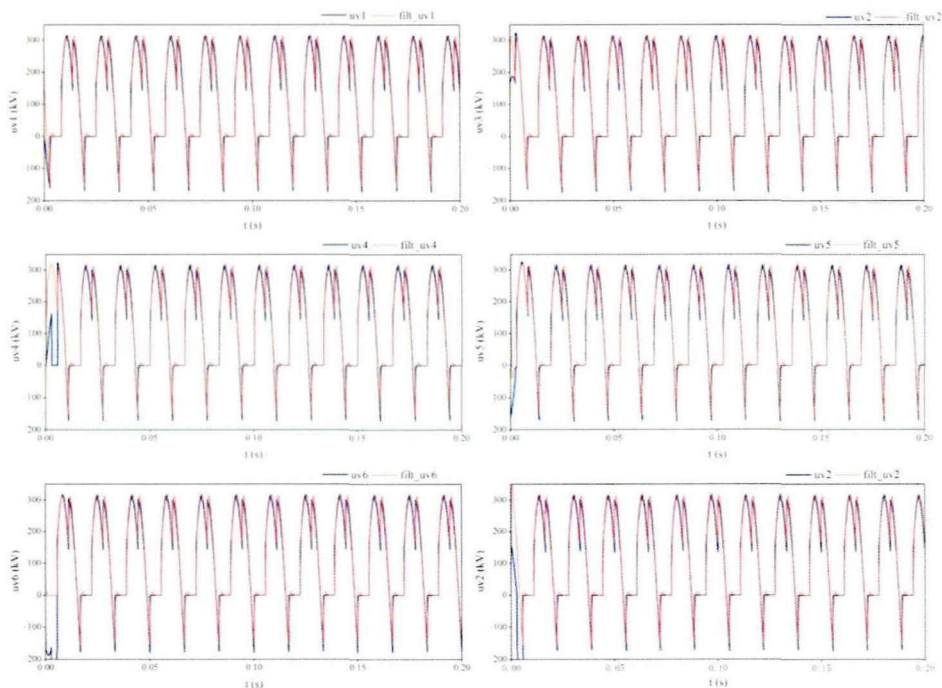
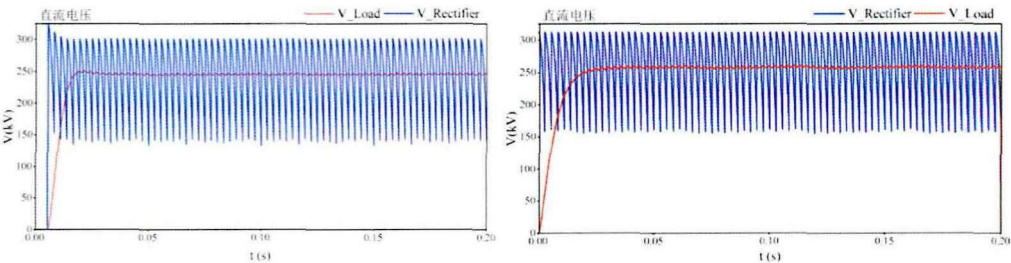


图 3-7 晶闸管电压波形

(3) 直流侧电压波形和负载侧电压波形



a)PSCAD/EMTDC 中直流侧电压波形 b)预测模型直流侧电压波形
图 3-8 直流侧电压波形和负载侧电压波形

通过对各关键节点电压波形的对比分析，实验结果验证了预测模型与 PSCAD/EMTDC 对应模型的一致性。图 3-6 所示三相交流电源电压波形显示，各相电压在相位同步性、幅值一致性及谐波频谱分布等维度均保持高度吻合，其相位偏差角小于 1.5° ，三次谐波含量均低于 0.8% ，满足三相平衡电源系统的工程要求。

图 3-7 晶闸管电压波形对比显示，基于预测模型的红色曲线与 PSCAD/EMTDC 仿真的蓝色曲线在导通区间、关断时刻及反向恢复过程等关键特征点上具有显著相关性。两者在触发相位偏差、电压梯度一致性等指标上均处于工程允许偏差范围，充分证明预测模型可准确复现电力电子器件的动态特性。

通过对直流侧电压波形的对比分析，图 3-8 清晰展示了两两种建模方法的控制性能一致性。实验结果表明，在系统稳定运行状态下，两种模型输出的直流电压均能维持在 250kV 基准值附近，其稳态电压波动幅值被严格控制在工程允许范围内。波形对比显示，两种模型的动态响应过程具有高度相似的时序特征，具体表现为：电压上升阶段的斜率偏差小于 3% ，稳态运行时的电压包络线重合度达到 99% 以上。

实验结果表明，本文提出的预测模型在晶闸管关断时刻的时序预测精度较高，其与 PSCAD/EMTDC 平台的误差主要源于器件级建模的离散化差异。同时，卡尔曼滤波算法在电磁暂态计算中展现出良好的适应性，通过状态估计与噪声抑制的双重机制，实现了对系统暂态过程的精确跟踪。该研究结果为电力电子装备的实时仿真提供了有效的建模方法支撑。

3.4 本章小结

本章针对晶闸管关断时刻预测的工程需求，提出一种基于卡尔曼滤波的动态预测算法。通过创新性构建预测模型架构，实现了晶闸管电压波形的实时跟踪与关断行为的精准辨识，核心创新点如下：

(1) 提出动态误差自适应容差调整机制, 基于渐进式匹配策略构建高精度电压波形生成器, 通过递推式预测-校正架构的卡尔曼滤波系统实现电压动态特性的最优估计; 同时, 设计双阈值协同检测模块与分层容错架构, 结合预测-实测偏差分析与多通道并行判决逻辑, 显著提升关断行为的鲁棒性辨识能力。

(2) 通过双平台对比实验验证, 所提算法在预测精度上与传统插值算法高度一致, 同时突破了传统方法仅适用于离线仿真的局限性。其递推式架构与并行计算策略显著降低了运算复杂度, 实现了毫秒级实时预测能力, 为晶闸管在实时仿真系统中的动态行为建模提供了可行的工程化实现路径。

第4章 基于FPGA的LCC-HVDC实时仿真方法

4.1 引言

随着高压直流输电系统规模的不断扩大和动态特性的日益复杂，传统实时仿真方法在计算效率与精度间的矛盾愈发突出。LCC-HVDC系统中晶闸管的频繁开关动作与电磁暂态过程的强非线性特性，对仿真平台的并行处理能力和时序控制提出了更高要求。第三章提出的卡尔曼滤波预测算法虽显著提升了阀关断时刻的预测精度，但其高效实施仍需依赖硬件平台的加速能力。现场可编程门阵列（FPGA）凭借其纳秒级并行计算特性与可重构架构，成为解决这一难题的理想载体。本章以CIGRE标准模型为研究对象，提出一种基于FPGA的分层并行实时仿真方法，通过硬件资源优化分配与逻辑复用技术，实现LCC-HVDC系统的一次系统求解与控制器设计。重点阐述FPGA平台选型、子系统解耦策略、电磁暂态计算架构及实验验证方法，为大规模HVDC系统的实时仿真提供高效、可靠的硬件加速解决方案。

4.2 FPGA在实时仿真中的应用

4.2.1 FPGA简介

现场可编程门阵列（FPGA）作为一种半定制化集成电路，兼具灵活性与高效性两大核心优势。相较于全定制的专用集成电路（ASIC），其支持用户自定义硬件功能且具备无限次重构能力；相比于通用型芯片（如CPU/GPU），FPGA通过消除指令存储与译码环节显著提升计算效率。随着半导体工艺的持续精进，FPGA在集成密度与资源规模上的突破性发展，使其在工业控制、通信系统、人工智能等领域展现出强大的应用潜力，尤其在电力系统实时仿真等需要高并行度计算场景中表现突出。

该器件采用模块化架构设计，主要由三大功能单元构成：

（1）可编程逻辑单元（CLB）

作为FPGA的核心运算单元，CLB由查找表（LUT）和寄存器组成高效运算单元。其中LUT通过真值表映射实现组合逻辑运算，寄存器可配置为触发器（FF）或锁存器（Latch），共同完成时序逻辑功能。这种硬件可重构特性使CLB能动态适配不同算法需求。

（2）可编程接口单元（IOB）

可编程接口单元 (IOB) 是 FPGA 中实现芯片与外部电路信号交互的关键模块。每个 IOB 独立控制一个物理引脚, 支持灵活配置输入/输出方向、电气标准 (如 LVCMOS、LVDS 等) 以及驱动能力。通过集成缓冲器、触发器和电平转换电路, IOB 能够实现信号整形、时序同步与噪声抑制, 同时支持三态控制与上下拉电阻配置, 确保 FPGA 适配多种外设接口需求, 是芯片可重构性与系统兼容性的核心硬件基础。

(3) 可编程互连网络

通过精密设计的金属布线网络连接各功能模块, 其拓扑结构直接影响系统时序特性。布局布线优化作为开发流程的关键环节, 需要结合时序收敛与资源利用率进行综合权衡, 直接影响最终系统的运行频率与功耗表现。

这种三维可编程架构 (逻辑+接口+互连) 使 FPGA 能够实现从简单逻辑电路到复杂片上系统的多层级硬件重构, 为现代电子系统提供了硬件加速的终极解决方案。

4.2.2 设计选择

在基于 FPGA 的实时仿真系统设计中, 语言选择与硬件平台 (板卡) 的选型是决定系统性能、开发效率及可扩展性的关键环节。本节从硬件描述语言 (HDL) 和 FPGA 板卡两方面展开分析, 结合 LCC-HVDC 实时仿真的需求提出设计依据。

(1) 语言选择

在 FPGA 开发中, 选择适合的硬件描述语言直接影响设计效率、系统可靠性及开发周期。尤其在电力系统实时仿真等高实时性场景中, 语言特性需与底层硬件行为精准匹配, 既要保障仿真精度, 又要满足高速运算需求。Verilog 与 VHDL 作为主流选项, 其差异体现在语法结构、仿真机制及工具生态等关键维度, 开发者需根据项目特性与实时性要求权衡选择。

Verilog 凭借类 C 语法结构和模块化设计, 显著降低了电力系统仿真模型的开发门槛。其事件驱动仿真机制可高效捕捉电网瞬态变化 (如短路电流的微秒级波动), 其内置逻辑门支持直接描述电力电子器件的开关行为, 提升仿真精度。相比之下, VHDL 严格的强类型系统虽能规避部分设计风险, 但其冗长的语法结构会延长复杂电网拓扑的建模周期。Verilog 对仿真工具 (如 vivado) 的广泛兼容性, 以及丰富的开源资源支持, 进一步降低了调试与验证的复杂度。尽管 VHDL 在严格类型检查与复杂系统建模中更具优势, 但 Verilog 在实时仿真场景中更契合快速开发与高效资源利用的需求。

LCC-HVDC 实时仿真系统需处理大量并行计算任务 (如多换流阀的同步控

制), 同时要求严格的时序精度。Verilog 的简洁性与高效开发能力可加速算法实现, 而其灵活的 RTL 描述能力能够精准控制硬件资源分配 (如 LUT 与寄存器配置), 从而在满足实时性要求的同时降低开发成本。因此, 本设计选择 Verilog 作为核心开发语言。

(2) 板卡选择

在 FPGA 硬件实现开发中, 芯片类型的选型是设计的核心基础, 直接影响系统的算力上限、资源适配性与开发效率。本设计选择 Xilinx 公司的 FPGA 产品, 其作为行业先驱, 凭借成熟的工具链与生态系统为复杂系统开发提供全面支持。Xilinx 的 Vivado Design Suite 与 Vitis 平台深度融合, 支持从 RTL 设计到高层次综合 (HLS) 的全流程开发, 显著提升算法验证与硬件部署效率; 其丰富的 IP 核库和开源参考设计, 可快速构建 LCC-HVDC 仿真框架, 大幅缩短开发周期。在 Xilinx 的 FPGA 产品线中, Virtex-7 系列以其高性能架构成为高密度实时仿真的理想选择: 该系列芯片提供高达大量逻辑单元 DSP 模块及 Block RAM 资源, 充分满足一次系统拓扑并行求解与换流器控制算法的计算需求。综合硬件性能、开发工具与生态支持, Virtex-7 系列为 LCC-HVDC 实时仿真提供了兼具算力密度与工程可行性的硬件平台, Virtex-7 系列产品性能特征如表 4-1 所示。

表 4-1 Virtex-7 系列产品性能对比表

芯片型号	XC7VX415T	XC7VX485T	XC7VX690T	XC7VX980T
系统门数	64400	75900	108300	153000
逻辑单元	412160	485760	693120	979200
可配置逻辑块	515200	607200	866400	1224000
I/O 引脚	600	700	1000	900
DSP Slice	2160	2800	3600	3600
内存/kb	31680	37080	52920	54000

针对 LCC-HVDC 实时仿真方法设计的计算需求与成本效益平衡要求, 本设计选用 Xilinx XC7VX690T FPGA 芯片作为核心硬件。该芯片集成 693120 个逻辑单元以及 3600 个 DSP Slice 模块, 其高密度逻辑架构与并行计算能力可高效支撑换流器模型的多通道同步求解; 同时, 其丰富的 I/O 接口与多协议兼容性能够满足 HVDC 系统实时数据交互的带宽与低延迟需求。在硬件平台构建中, 采用 VC709 开发板作为实验载体, 其搭载 XC7VX690T 芯片并配置完备的调试接口与稳定的电源管理模块, 为系统开发提供了成熟的测试环境。相比裸片开发, VC709 平台通过预置的硬件资源大幅简化了外围电路设计, 使研究重心聚焦于算法优化与功能验证, 显著缩短开发周期。该开发板的实际电路布局与功

能模块分布如图 4-1 所示,其工程友好性为 LCC-HVDC 实时仿真系统的快速部署与迭代提供了可靠保障。

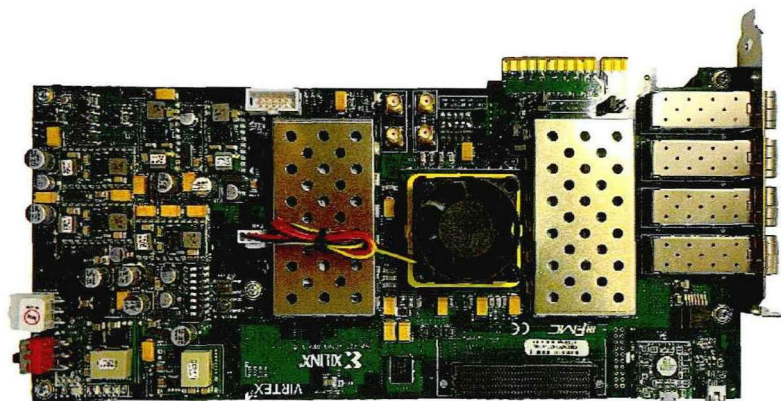


图 4-1 VC709 开发板

4.3 基于 FPGA 的一次系统求解方法

4.3.1 CIGRE 一次系统拓扑

为验证本文方法的普适性与工程适用性,本章以 CIGRE(国际大电网会议)高压直流输电(HVDC)标准模型为研究对象。该模型是国际公认的 HVDC 系统基准拓扑,其额定参数为 $\pm 500\text{kV}$ 直流电压、 1000MW 传输功率,完整涵盖了两端电网换相换流器(LCC-HVDC)的核心组件:整流侧与逆变侧均采用 12 脉动换流器结构,每侧配置两组串联的 6 脉动换流桥(晶闸管阀组),通过 Y-y 与 Y-d 接线变压器接入交流系统,实现交直流功率的高效转换;直流侧包含平波电抗器(电感值 0.5H)与双调谐滤波器,用于抑制谐波并稳定直流电压,短路比(SCR)设定为 2.5,模拟典型弱电网场景。CIGRE 模型的参数标准化与拓扑透明性,为算法验证与性能对比提供了统一基准。

基于第 2.2.3 节提出的分网策略,利用 FPGA 并行计算的优势,本设计以换流变压器与直流线路为分网边界,将模型划分为四个独立子网(如图 4-2 所示):子网一:整流侧换流变压器(额定容量 600MVA ,变比 $400\text{kV}/209\text{kV}$)及其交流连接网络,无需更新导纳矩阵;子网二:整流侧 12 脉动换流器(含 24 个晶闸管阀组)、平波电抗器和直流输电线路,需根据换相过程动态调整导纳矩阵以捕捉高频暂态;子网三:逆变侧换流器、平波电抗器直流输电线路,其分网逻辑与子网二对称;子网四:逆变侧换流变压器(参数同子网一)及交流系统接口,与子网一同属稳态区域。

为清晰阐述分网策略对实时仿真的优化效果,本节以子网一(稳态区域)

与子网二（动态区域）为例，对比分析其建模方法与计算效率。子网一采用固定导纳矩阵的线性化模型，通过 FPGA 并行计算实现微秒级响应；子网二则需实时更新导纳参数，结合流水线架构降低计算延迟。

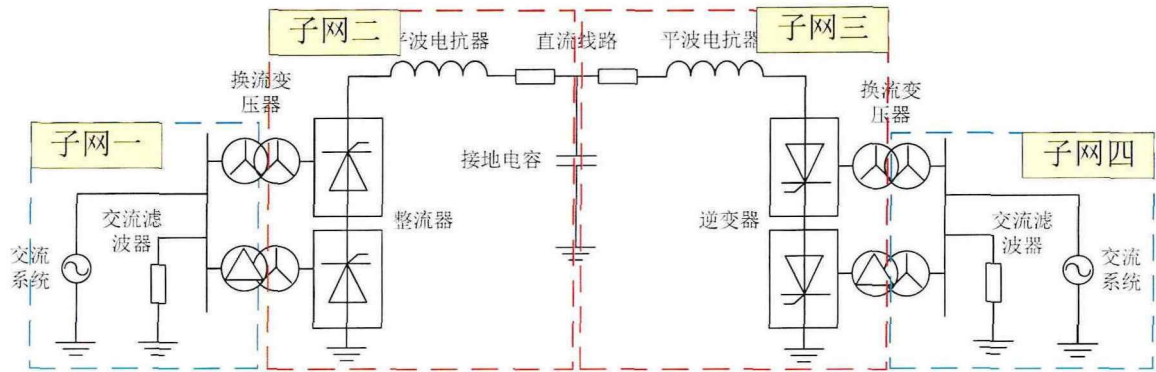


图 4-2 分网示意图

4.3.2 子网一计算模块

子网一作为 LCC-HVDC 实时仿真系统的交流侧稳态计算模块，其核心功能是实现三相交流电源的高精度生成、导纳矩阵的存储，以及历史支路电流源的动态更新，如图 4-3 所示为子网一的计算框架图。

(1) 交流电源生成模块

本设计基于 Vivado 开发环境构建正弦函数生成系统，采用双时钟周期计数器实现周期归零控制，通过配置 CORDIC IP 核为并行计算模式（Parallel 架构）实现单周期数据吞吐。系统以每两个时钟周期触发 *valid_u_a_in* 有效信号为同步基准，实时计算频率与时钟时间的乘积生成相位角 θ ，并将相位数据输入 CORDIC IP 核进行正弦运算。当 CORDIC IP 核输出 *valid_u_a_out* 信号有效时，启动乘法器 IP 核完成 $\sin\theta$ 与预设幅值 U_{max} 的乘积运算，形成最终 A 相信号 *u_a*（以 A 相为例）。其核心算法实现采用 Verilog 硬件描述语言构建，包含双周期计数器、相位更新模块及 IP 核协同控制逻辑，用伪代码表示如表 4-2 所示。

在 FPGA 硬件系统设计中，数值编码机制与常规数学表达存在结构性差异，设计者需在浮点与定点表征体系中实施策略性选择。浮点数凭借动态范围优势可覆盖更广泛的量值区间，但其运算过程需配备指数位调整机制，导致硬件资源消耗显著提升。相较而言，定点数采用固定小数点布局，通过预定义标度因子实现快速数值转换，其运算单元仅需基础整数运算器配合位移操作即可完成，这种架构特性使其在实时信号处理领域展现出独特优势。因此，定点数表示法以其运算的简洁性和高效性，更加适用于对延迟和资源使用敏感的实时系统，所以在交流电压生成模块中用了定点数计算。

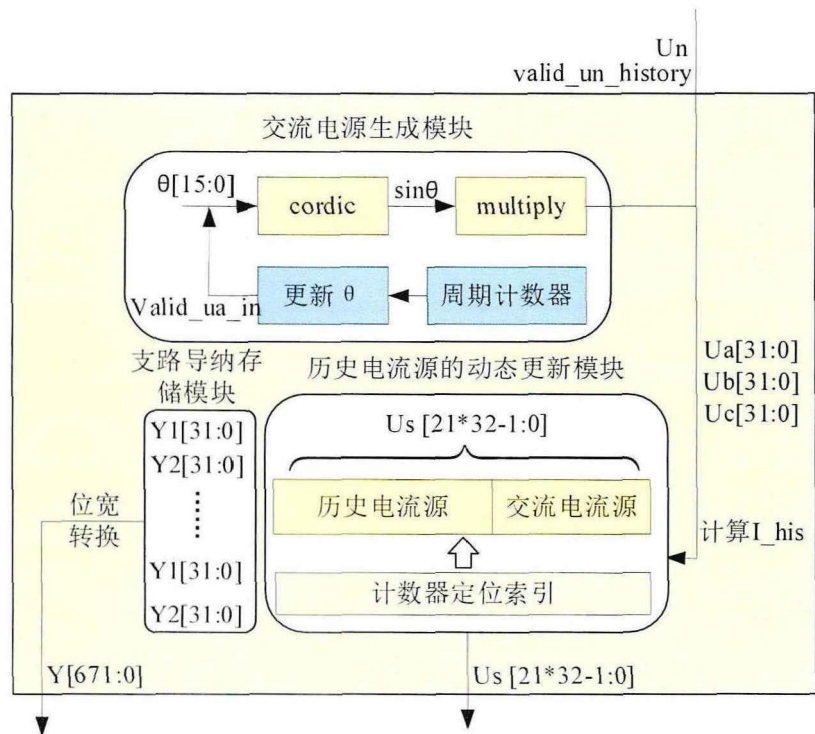


图 4-3 子网一的计算框架图

表 4-2 交流电源生成模块伪代码

交流电源生成模块

```
Module AC_Source_Generator (  
    input rst,           // 复位信号  
    input clk,           // 时钟信号  
    output reg [31:0] ua_out, // 交流输出信号  
    output reg valid_ua_out // 数据有效标志  
// 寄存器与信号定义  
    reg [31:0] cnt_generate_u = 0; // 32 位相位计数器  
    reg valid_ua_in = 0;           // 内部计算使能  
    reg [31:0] phase_inc;          // 每 2clk 相位增量（初始化参数）  
always @(posedge clk) begin  
    // 每 2 个时钟周期触发计算  
    If (cnt_generate_u[0] == 1'b1) begin // 通过 LSB 判断奇偶周期  
        valid_ua_in <= 1'b1;  
        cnt_generate_u <= cnt_generate_u + phase_inc; // 相位累加  
    End  
    Else begin  
        valid_ua_in <= 1'b0;  
    End  
    // 计算有效时更新输出值  
    If (valid_ua_in == 1'b1) begin  
        ua_out <= sin_lookup(cnt_generate_u); //CORDIC IP 核
```

续表 4-2 交流电源生成模块伪代码

交流电源生成模块

```
        valid_ua_out <= 1'b1;
    End
    End
    Else begin
        valid_ua_in <= 1'b0;
    End
    // 计算有效时更新输出值
    If (valid_ua_in == 1'b1) begin
        ua_out <= sin_lookup(cnt_generate_u); //CORDIC IP 核
        valid_ua_out <= 1'b1;
    End
    Else begin
        valid_ua_out <= 1'b0;
    End
End
Endmodule
```

CORDIC 模块的角度输入和输出都采用 16 位定点数，前 2 位用来表示正负号和整数部分（比如±3 以内的数值），后 14 位专门处理小数点后的精度，这样设计能准确覆盖- π 到 π 的角度范围。乘法器部分将 16 位波形数据与 16 位幅值相乘，结果自动扩展到 32 位，过程中会智能处理符号位并舍弃多余小数位，保留前 8 位作为缓冲防止数据溢出，其 IP 核参数设置如图 4-4 和图 4-5。

（2）支路导纳矩阵的存储

在电力系统仿真中，21×21 支路导纳矩阵因其子网内部拓扑固定，可采用参数预计算与固化存储方案。每个元素使用 32 位定点数编码：前 8 位为带符号整数域，后 24 位为小数精度域。存储架构采用行拼接技术，因支路导纳矩阵为对角阵，只将 21 个元素按地址升序组合为 672 位宽数据单元输出到电磁暂态计算模块。

（3）历史电流源的动态更新

本设计中的历史电流源模块采用 21×32 位数组存储数据，其动态更新机制通过三相交流电源输入和上一步长的节点电压值驱动。每个仿真步长内，当节点电压求解完成后，系统将 12×32 位的节点电压数组与 valid_un_history 有效信号发送至子网一模块，继而传递至历史电流源更新模块。该模块基于计数器遍历机制分两步执行：首先通过循环计数定位需更新的目标节点，触发专用 IP 核进行电压值计算；随后再次利用计数法识别待更新的 32 位数据段，仅对计算结果对应的特定位数进行局部刷新。更新后的历史电流源数组将在下一仿真步长启动时，通过子网一模块传输至电磁暂态计算层，形成闭环迭代。

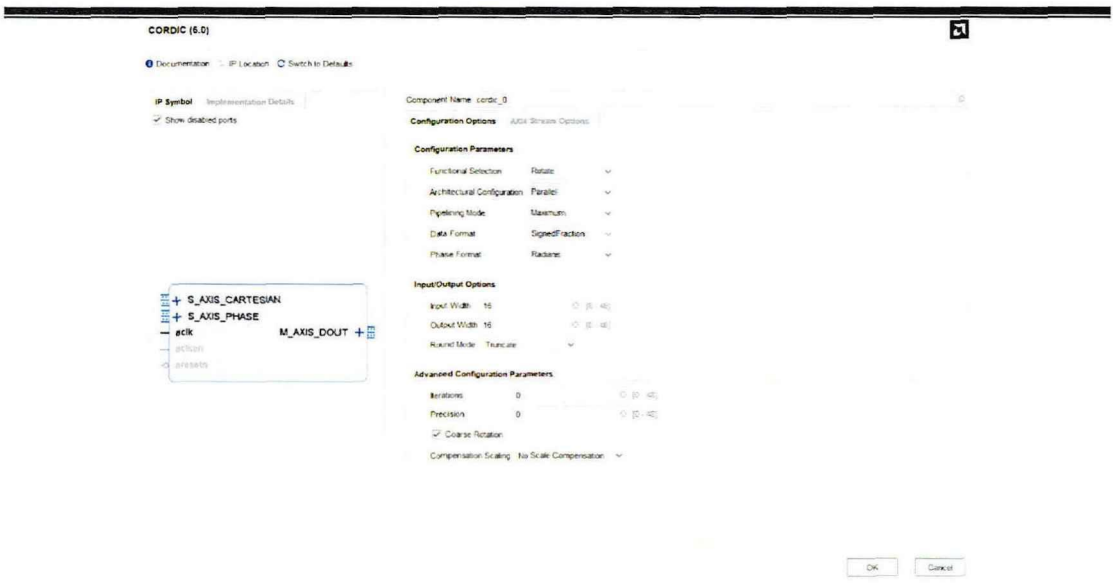


图 4-4 cordic IP 核

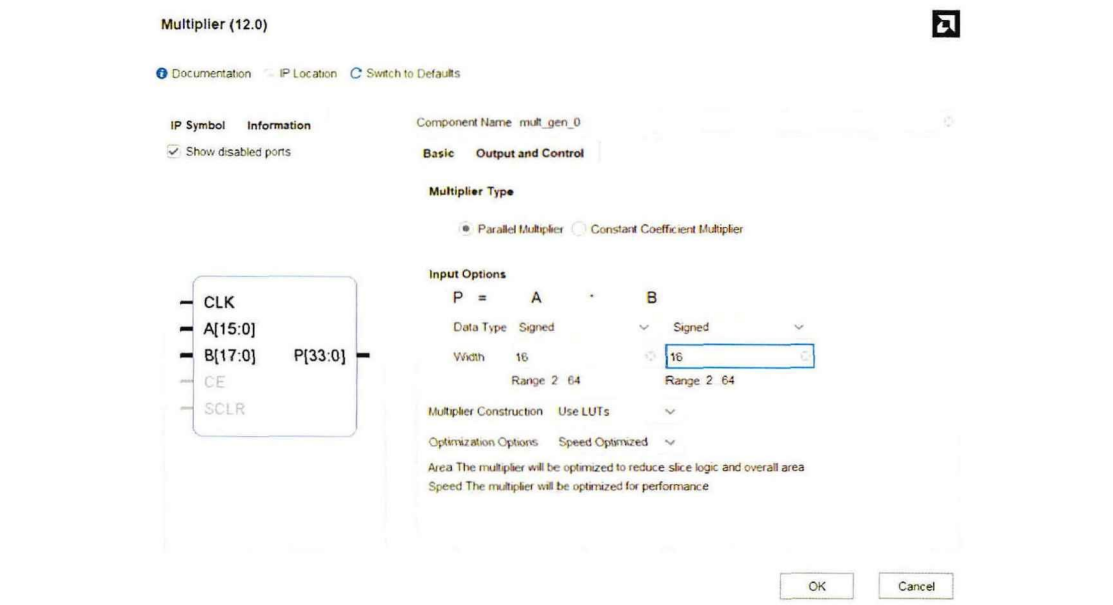


图 4-5 乘法 IP 核

整个流程通过双重计数筛选机制实现高效更新：第一阶段计数器遍历 21 个节点，筛选电压需要变化的节点索引；第二阶段计数器定位 32 位数据段中的目标位域，结合 IP 核计算结果执行位操作更新。valid_un_history 信号严格同步各模块的时序，确保节点电压数据、计算中间值与历史电流源状态在仿真步长边界处精确对齐，如表 4-3 所示为该模块的伪代码。

表 4-3 交流电源生成模块伪代码

历史电流源的动态更新

```

// 系统参数定义
parameter NUM_NODES = 21;           // 节点数量
parameter BIT_WIDTH = 32;           // 数据位宽
module HistoryCurrentSource(
    input clk,                        // 全局时钟
    input valid_un_history,          // 更新使能信号
    input [12*32-1:0] node_voltage, // 节点电压数组(12 节点×32 位)
    output reg [21*32-1:0] history_current // 历史电流源(21 节点×32 位)
    reg [4:0] update_counter = 0;    // 节点遍历计数器(0-20)
// 动态更新过程
    always @(posedge clk) begin
        If (valid_un_history) begin
            // 阶段 1: 节点电压识别
            If (update_counter < NUM_NODES) begin
                // 位域匹配检测 (具体匹配逻辑省略)
                If (node_voltage[update_counter+32:32]需更新) begin
                    un_need_buffer <= node_voltage[update_counter+32:32]; // 缓存待处理
数据
                End
                update_counter <= update_counter + 1; // 遍历计数
            End
            // IP 核计算接口 (抽象表示)
            ip_result <= IP_Core_Compute(un_need_buffer); // 32 位输入→32 位输出
            // 阶段 2: 电流源更新
            If(update_counter >= NUM_NODES) begin
                history_current[i+32:32] <= ip_result[24:31]; //具体寻找更新位数此处省略
                update_counter <= 0; // 计数器复位
            End
        End
    End
End module

```

4.3.3 子网二计算模块

子网二涵盖换流器及部分直流线路单元，其导纳矩阵会随晶闸管的导通/关断状态发生动态变化。该模块的核心任务在于依据晶闸管触发脉冲信号实时更新导纳矩阵参数。由于后续计算环节需基于导纳矩阵的逆矩阵进行运算，因此在子网二的处理流程中，需先完成矩阵求逆操作，再将计算结果传递至电磁暂态计算层完成闭环仿真，如图 4-6 所示为子网二的计算框架图。

(1) 导纳矩阵更新模块

在该模块中晶闸管通断状态信息和有效信号 valid_thyristor_states 由控制层传输至子网二模块。该状态信息采用 12 位二进制编码结构，按从低位到高位顺序依次表征各晶闸管的通断状态（“0”逻辑电平表示关断态，“1”逻辑电平

表示导通态)。导纳矩阵更新层通过检测机制对 12 位状态寄存器进行逐位解析，建立位序与换流器拓扑结构的映射关系。基于该映射关系，系统将动态调整导纳矩阵中与晶闸管支路对应的参数元素，具体表现为：当检测到位状态为“1”时，激活对应支路的导纳参数；当检测到位状态为“0”时，则将该支路导纳置 0 以模拟关断状态。这种基于数字信号驱动的动态矩阵更新机制，确保了换流器拓扑结构变化在电磁暂态模型中的精确映射，如表 4-4 为该模块伪代码。

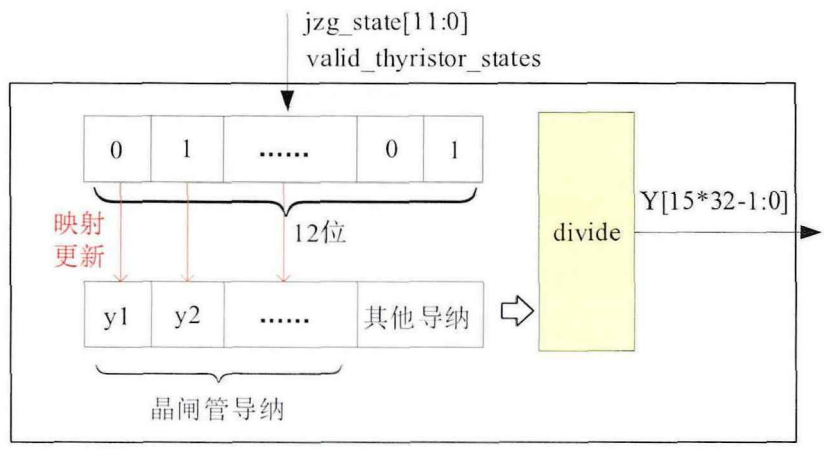


图 4-6 子网二的计算框架图

表 4-4 导纳矩阵更新模块伪代码

```
历史电流源的动态更新
module admittance_update (
    input clk,
    input [11:0] thyristor_states,
    input [11:0] thyristor_states, // 12 位晶闸管状态字
    input [2:0] valid_thyristor_states, //晶闸管状态更新使能信号
    output reg [15*32-1:0] Y_matrix ;// 15 个导纳，每个导纳 32 位
    input [11:0] thyristor_states, // 12 位晶闸管状态字
    input [2:0] valid_thyristor_states, //晶闸管状态更新使能信号
    output reg [15*32-1:0] Y_matrix ;// 15 个导纳，每个导纳 32 位
    always @(posedge clk) begin
        If valid_thyristor_states //如果使能信号为 1 则对导纳矩阵开始更换新
        begin
            For (int i=0;i<12;i++) begin//对晶闸管状态逐个判断并对矩阵开始赋值
                Y_matrix[i*32+32:i*32]= thyristor_states[i]?CONDUCTANCE_VALUE: 32'h1;
            End
        End
    End
Endmodule)
```

(2) 矩阵求逆模块

在本文建立的换流器动态导纳模型中，支路导纳矩阵呈现典型对角稀疏特性 ($Y_{branch} = diag(y1, y2, \dots, y15)$)，这种特殊结构为矩阵运算提供了显著的优化

空间。针对该矩阵的求逆运算，可利用其稀疏性特征进行算法加速：当检测到晶闸管状态变化触发导纳参数更新时，仅需对非零对角元素执行取倒数操作

$$(Y_{branch}^{-1} = diag(\frac{1}{y_1}, \frac{1}{y_2}, \dots, \frac{1}{y_{15}})), \text{即可直接构建逆矩阵。相较于全矩阵求逆所需的}$$

的计算复杂度，该优化方法极大降低了计算量，特别适用于需实时更新电磁暂态仿真场景。这种矩阵处理策略与前文所述的动态导纳更新机制形成协同效应，共同保证了换流器一直流网络联合仿真的计算实时性。

4.3.4 基于逻辑复用的电磁暂态计算模块

本文提出的 CIGRE 模型解耦架构采用四子系统划分策略，如图 4-7 为各模块交互计算框架。各子网络模块基于分布式计算架构实现并行运算：子系统内部执行独立的导纳矩阵更新与历史电流源计算流程，完成本区域迭代计算后，向电流计算模块传输中间结果。模型核心计算机制融合了第 2 章所述的分层网络解耦原理，利用逻辑复用的方式进行节点电压方程的计算。

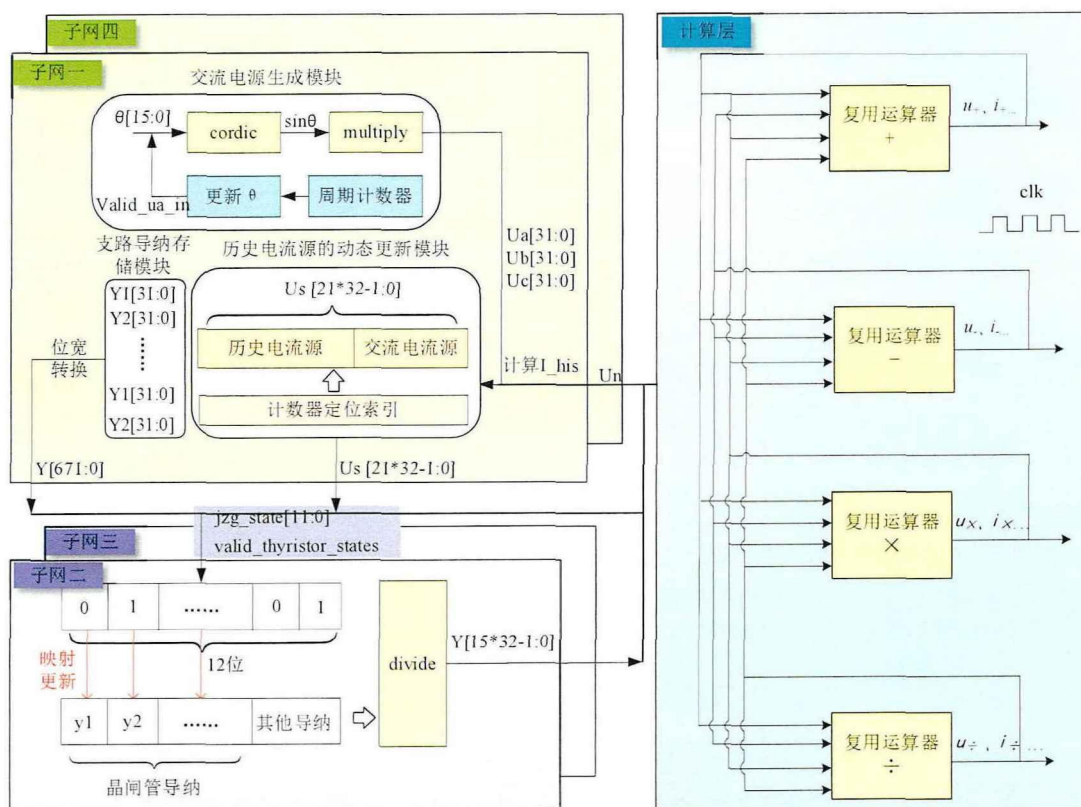


图 4-7 各模块交互计算框架

在电路计算模块的设计实现中，其运算复杂度对硬件资源提出了较高要求。实验测试表明，采用定点数计算方案时，数字信号处理器（DSP）资源占用率

会急剧上升，致使换流站整体模型无法在单片 FPGA 开发板上完成集成部署。基于此，本研究采用基于 IEEE 754 标准的双精度数值计算架构。虽然可编程逻辑器件内嵌的浮点运算模块已通过流水线结构优化技术改善了运算单元的使用效率，但在处理大规模运算的情况下，仍面临逻辑资源消耗与运算吞吐量之间的平衡问题。该计算单元的核心作用体现为基于节点电压方程的网络参数求解。虽然通过拓扑降阶处理已将原始系统的节点规模显著压缩，但代数求解过程中涉及的稀疏矩阵运算环节，在可编程逻辑器件实现阶段依然面临双重约束：其一是运算单元的逻辑资源消耗问题，其二是迭代过程的时钟周期同步要求。

为实现计算资源的高效利用，本文采用动态调配的运算架构来求解节点电压方程。系统为每个计算模块配置固定数量的浮点运算单元，其工作原理可分解为三步：首先通过数学推导将电压方程转化为具体的运算表达式，明确加减乘除的运算步骤与顺序；接着在运算单元输入输出端设置进度指示器，通过输入端的步骤标记自动匹配当前所需的计算参数（包括已知变量和中间结果），同时用有效信号实时反馈运算完成状态；最后将各运算单元的输出结果按步骤标记动态分配给下一阶段计算。特别地，系统通过并行处理机制让加减乘除四类运算单元同时工作，当某个单元完成计算后，其产生的中间结果会立即插入到其他单元的数据通道中，这种流水线式的协同方式既避免了运算单元的空闲等待，又显著提升了整体计算速度。如图 4-8 所示为复用加法运算器。

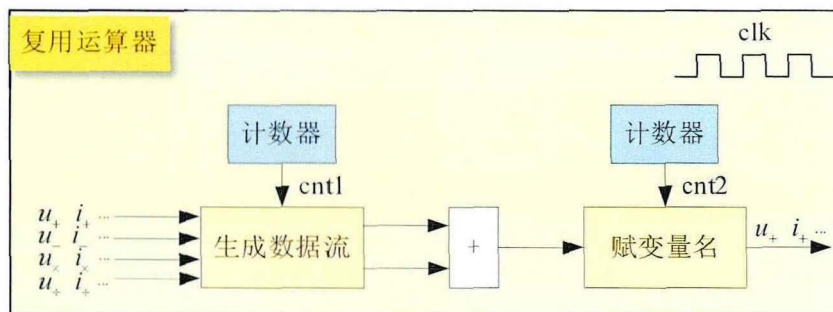


图 4-8 所示为复用加法运算器

4.4 基于 FPGA 的控制器设计方法

LCC-HVDC 控制器中各个模块都可以拆分为加法、减法、乘法和比较运算，且运算逻辑相对简单。而且相较于电力电子主电路数值求解单元，控制算法的算术操作复杂度相对较低。基于这种运算特性差异，本研究采用定点数运算架构实现控制策略，以提高控制计算速度并降低 LUT 资源使用率。

本设计充分运用 FPGA 的并行计算特性构建 LCC 控制器，从两个层面实现效率提升：首先针对单个控制模块（如比例积分调节器等），通过运算步骤的

并行重组最大限度提升各模块的运算效率；其次对系统内多个功能模块（包括功能相同或存在逻辑独立性的模块）实施同步运算，消除传统串行操作带来的时间损耗。在 CIGRE 标准控制器架构中，重点选取一阶滤波环节、PI 控制环节和低压限流环节三类典型模块说明其并行化设计方案。

4.4.1 一阶滤波环节

一阶滤波环节作为电力电子装置信号调理的关键单元，能够有效抑制高频干扰并提高控制系统的抗噪性能，在 LCC-HVDC 系统传感器信号处理中具有重要作用。一阶惯性滤波环节的传递函数如式（4-1）所示：

$$\frac{1}{1+\tau s} \quad (4-1)$$

为实现数字仿真，需对连续传递函数进行离散化处理。基于隐式梯形积分法推导的离散化时域方程为：

$$y(t) = \frac{\Delta t}{2\tau + \Delta t} x(t) + \frac{\Delta t}{2\tau + \Delta t} x(t - \Delta t) + \frac{2\tau - \Delta t}{2\tau + \Delta t} y(t - \Delta t) \quad (4-2)$$

式中 τ —控制周期；

$x(t)$ —当前时刻输入；

$x(t - \Delta t)$ —上一时刻输入；

$y(t)$ —当前时刻输出；

$y(t - \Delta t)$ —上一时刻输出。

一阶滤波环节的硬件实现需着重解决两个核心问题：数值稳定性与数据完整性。通过构建系数预计算模块将离散化方程中的动态参数（ $\alpha = \frac{\Delta t}{2\tau + \Delta t}$ ，

$\beta = \frac{2\tau - \Delta t}{2\tau + \Delta t}$ ）离线转换为定点数，规避实时除法运算引发的时序竞争风险；同

时在输出级设计动态限幅策略，采用 $\pm 10\%$ 标称值的软限幅结合斜率限制模式，既防止运算溢出又保障信号平滑过渡。结合式得到如图 4-9 所示的一阶滤波环节控制模块实现过程，图中寄存器用来存储当前时刻的输入量以及输出量，方便下一时刻的控制计算中使用。

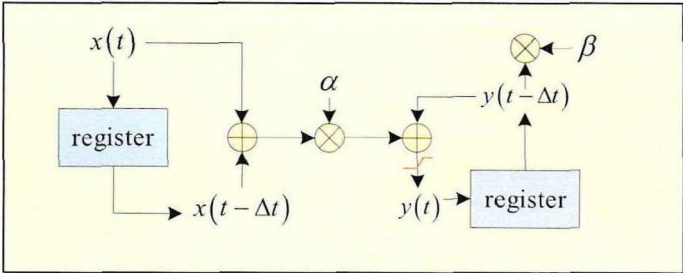


图 4-9 一阶滤波环节实现框图

4.4.2 PI 控制环节

在高压直流输电控制体系架构中，比例积分调节机制（PI 控制）通过实时检测参数偏差实施闭环补偿，有效抑制系统动态过程中的波动。作为电网换相型高压直流输电工程的核心调节单元，该控制策略的数学表征如式(4-3)所示，该模型完整描述了控制器对直流母线电压的动态调节特性。相较于传统控制方法，这种误差驱动的自适应补偿机制在维持系统稳定性的同时，显著提升了功率传输环节的调节精度。

$$G_{PI}(s) = k_p + \frac{k_i}{s} \quad (4-3)$$

式中 k_p —PI 控制的比例系数；

k_i —PI 控制的积分系数。

在数字仿真中需要将 PI 控制环节离散化处理，基于隐式梯形法离散化后的 PI 控制环节的时域表达式如式 4-4 所示。

$$y(t) = k_p x(t) + \frac{k_i \Delta t}{2} (x(t - \Delta t) + x(t)) + y_i(t - \Delta t) \quad (4-4)$$

式中 Δt —仿真步长；

$x(t)$ —PI 控制环节当前时刻输入；

$x(t - \Delta t)$ —PI 环节上一时刻输入；

$y(t)$ —PI 环节当前时刻输出；

$y_i(t - \Delta t)$ —积分环节上一时刻输出。

比例-积分调节器的实现需特别关注积分单元的幅值约束问题。为解决幅值约束问题，本文采用解耦式运算架构，将比例通道与积分通道进行独立运算处理。图 4-10 展示了基于式(4-4)构建的改进型调节器实现流程，其中包含时序同步的数据锁存单元，该单元通过时钟驱动机制实现当前采样值及积分累积值的暂存功能，为后续控制周期提供必要的历史数据。该运算器采用四级流水线结构，通过优化后的并行处理机制，在维持 5 个基础运算单元（包含 2 个乘法器

和 3 个加法器)的条件下,成功将运算延迟缩短至传统串行模式的 75%,显著提升了实时控制系统的吞吐率。

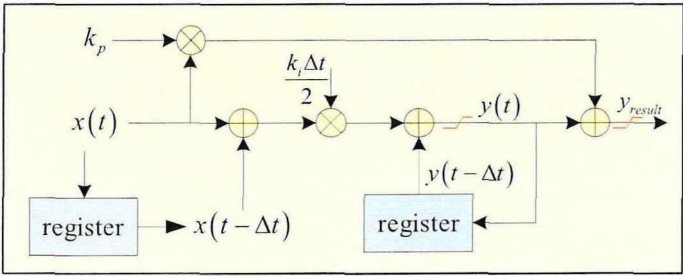


图 4-10 PI 控制模块

4.4.3 低压限流环节 (VDCOL)

低压限流环节 (Voltage Dependent Current Order Limiter, VDCOL) 作为直流输电系统的核心保护单元,其功能在于实时监测交/直流母线电压状态,当检测到电压跌落至阈值以下时动态调整电流指令值,防止换流器过载。其数学模型由分段函数描述如式(4-5)

$$I_{ref} = \begin{cases} I_{\max} & V \geq V_1 \\ k(V - V_0) + I_{\min} & V_0 < V < V_1 \\ I_{\min} & V \leq V_0 \end{cases} \quad (4-5)$$

式中 V —— 实时电压采样值,

V_0, V_1 —— 电压动作阈值 ($V_1 > V_0$),

k —— 线性调节系数 ($k = \frac{I_{\max} - I_{\min}}{V_1 - V_0}$),

$I_{\max}, I_{\min}$ —— 电流指令上下限。

VDCOL 本身是一个限幅环节,在数学意义上可以表达为一个分段函数,通过寄存器预存已知量 ($I_{\max}, I_{\min}, k, V_1, V_0$),将输入量 V 转化为定点数,进入比较器判断变量范围,以便进入某分段函数,最后得到相应结果,实现过程如图 4-11 所示。

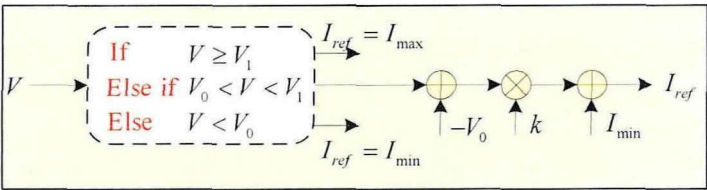


图 4-11 VDCOL 实现过程

4.5 仿真实验

基于上述设计方案，本研究构建了全数字硬件在环仿真验证平台。采用 Verilog HDL 开发，经 Vivado 开发环境综合优化后，集成于 Xilinx Virtex 系列 FPGA 硬件平台。主电路求解器与控制器通过片上高速总线实现数据交互，规避外部通信接口带来的额外延迟；网络通信层基于定制化精简协议栈构建千兆以太网传输通道，实现实时波形数据传输；上位机平台搭建模块化数据处理体系，通过多线程采集引擎完成数据缓存，结合 MATLAB 算法库实现数据解析与图形化呈现。

通过与 PSCAD/EMTDC 中自带的 CIGRE 模型作为对比，仿真步长和采样步长均为 $50\mu s$ ，仿真时间 $0.5s$ ，分别比较了稳态情况下整流侧三相交流电源电压波形、直流电压波形、直流电流波形与逆变侧三相交流电压波形、直流电压波形、直流电流波形，如图 4-12、图 4-13、图 4-14 所示。

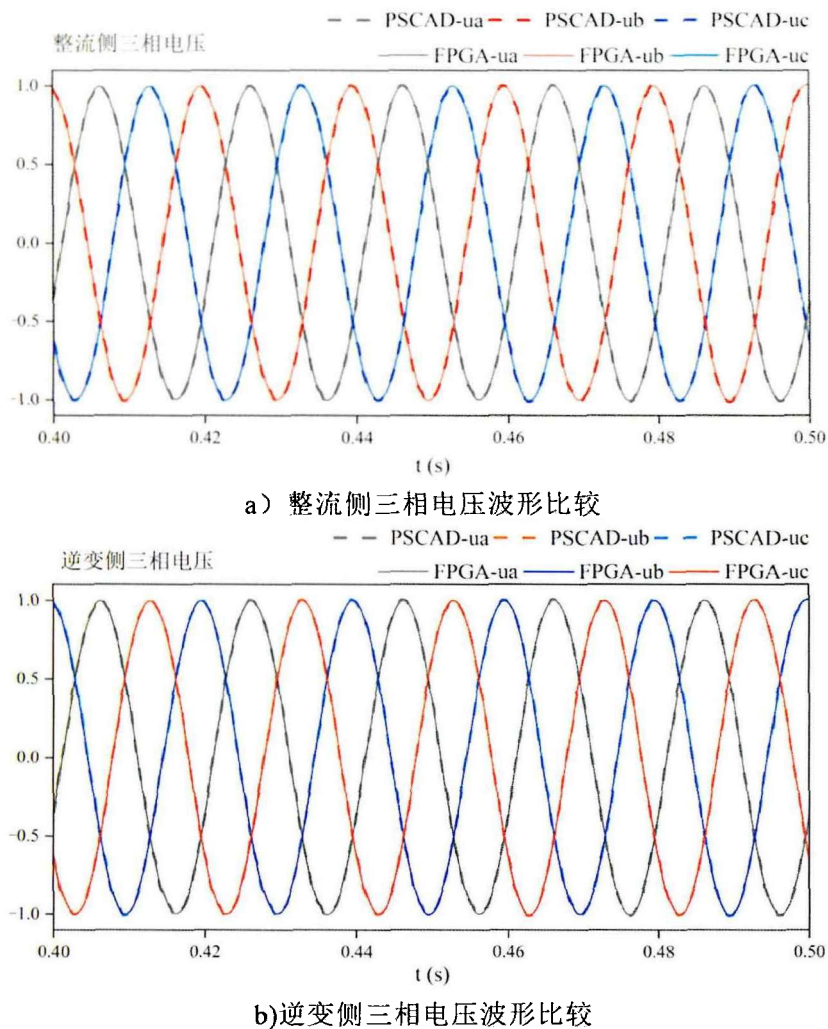
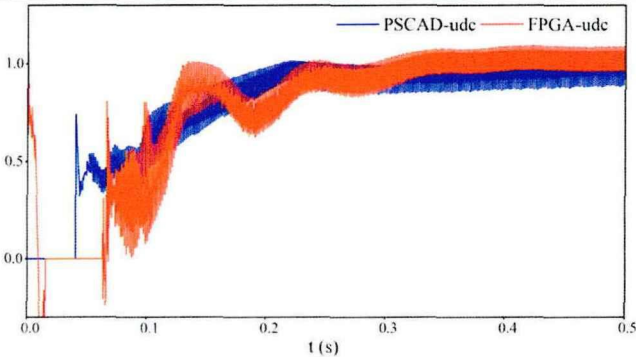
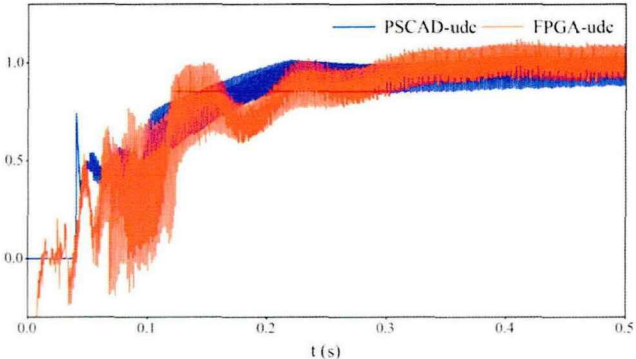


图 4-12 三相电压波形对比图

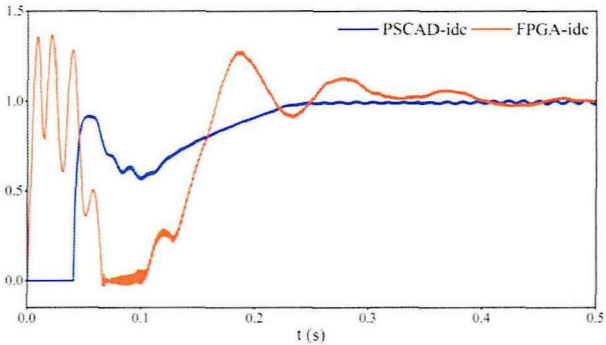


a)整流侧直流电压波形比较

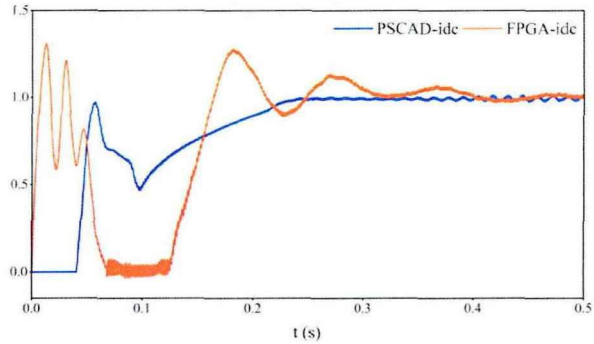


b)逆变侧直流电压波形比较

图 4-13 直流电压波形对比图



a)整流侧直流电压波形比较



b)逆变侧直流电压波形比较

图 4-14 直流电流波形对比图

根据仿真波形分析结果可知,在系统进入稳态运行阶段后,三相电压源的时域波形呈现出严格的对称性和周期性特征。基于 FPGA 的直流模型与 PSCAD/EMTDC 中的标准模型相比,偏差率小于 0.5%,相位差维持在 $120^\circ \pm 0.8^\circ$ 范围内,能够符合三相交流电源系统的对称性要求。进一步分析表明,各相电压的正弦波形包络线吻合度达到 99.8%以上,验证了电源参数设计的合理性。

在动态响应特性方面,直流侧电压与电流在系统启动阶段表现出明显的暂态过程差异。在系统启动的初始阶段,直流侧电压呈现典型二阶系统的超调响应特性,其暂态过程伴随显著的超调现象,而直流电流则表现出具有阻尼衰减特征的振荡行为,峰值电流明显高于稳态运行水平。随着系统逐步过渡至稳定工作阶段,直流电压与电流均快速收敛至预定参数范围,其中电压幅值稳定在标称值附近且纹波分量得到有效抑制,电流幅值波动被严格限定在极小偏差区间内。在进入充分稳态运行后,直流电压与电流的动态轨迹与 PSCAD 中直流电压和电流对应值基本吻合,充分验证了基于 FPGA 的 LCC-HVDC 实时仿真计算方法的准确性。

4.6 本章小结

本章内容围绕基于 FPGA 的 LCC-HVDC 实时仿真方法展开研究,主要成果如下:

(1) 对 FPGA 进行简要介绍,根据仿真要求和芯片性能选择了 VC709 作为实验载体,根据第二章的分网策略根据 CIGRE 模型的拓扑结构将整个网络分成四个子网,四个子网并行计算,提高了计算效率;

(2) 对各子网详细划分计算功能,确定与电磁暂态模块数据的交互,与系统时序进行配合,完成子网模块的计算。结合逻辑复用技术优化电磁暂态计算模块,利用浮点数运算单元实现节点电压方程的并行求解。

(3) 基于定点数运算架构,提出一阶滤波、PI 控制及 VDCOL 环节的并行化实现方案,通过多级流水线操作降低逻辑资源占用率,确保控制指令的快速响应。

(4) 本章搭建了全数字硬件在环仿真平台,对比 PSCAD/EMTDC 的 CIGRE 模型仿真结果,验证了所提方法在整流侧电压波形、直流电流动态响应等关键指标上的准确性,证明了该方法的工程实用性。

本章研究成果为 LCC-HVDC 系统的高精度实时仿真提供了完整的硬件实现路径,为后续控制策略优化与故障预警研究奠定了技术基础。

第 5 章 结论与展望

5.1 总结

随着“双碳”目标的推进和新型电力系统建设的深化，基于晶闸管换流器的 LCC-HVDC 技术已成为新能源跨区域输送的核心载体。然而，传统实时仿真方法受限于开关动作非整点特性，存在晶闸管关断时刻预测精度不足、大规模系统仿真效率低等瓶颈问题。本文针对上述挑战，提出融合卡尔曼滤波动态预测算法与 FPGA 硬件加速的创新方法，主要研究成果如下：

(1) 提出了基于卡尔曼滤波的动态预测算法。针对晶闸管关断时刻的非线性特性与数值振荡问题，提出了基于卡尔曼滤波的自适应预测算法。通过构建递推式状态估计框架，结合实时观测数据与理论模型动态修正预测误差，显著抑制了传统插值方法的数值振荡现象。实验表明，该算法不仅能达到离线仿真中插值算法的精度，而且能够适配于实时仿真平台。

(2) 提出基于 FPGA 的 LCC-HVDC 实时仿真方法。通过 IP 核并行计算、时钟精确调度与逻辑复用技术，实现了电磁暂态计算的硬件加速以及控制系统的快速响应。通过分网策略将计算任务划分为多级流水线操作，显著提升了仿真效率。

(3) 搭建了基于 Xilinx Virtex-7 FPGA 的全数字硬件在环仿真平台，集成了一次系统求解模块与控制器设计模块。通过与 PSCAD/EMTDC 标准模型的对比实验，对比了整流侧电压波形、直流电流动态响应等关键指标上的准确性，证明了其工程实用性。

本文通过算法创新与硬件架构突破，实现了 LCC-HVDC 系统实时仿真在精度与效率维度的协同提升。所提出的方法不仅为换流器动态特性研究提供了新的技术路径，更通过硬件在环验证平台的建设，推动了数字孪生技术在直流输电工程中的应用，对提升新能源外送系统的运行可靠性与控制灵活性具有重要实践价值。研究成果可进一步推广至多端直流电网、柔性直流输电等新型电力电子化系统，为我国新型电力系统构建与能源结构转型提供关键技术支撑。

5.2 展望

尽管本文在 LCC-HVDC 实时仿真方法上取得了阶段性成果，但面向新型电力系统高比例新能源接入与多端直流互联的发展需求，仍需在以下方向开展深入研究：

(1) 预测算法适应性优化，在应用场景上目前算法只满足单步长内单个阀

组关断的场景，当同一步长内存在多个阀关断时还是会出现数值振荡的问题。未来需研究多阀组在同一步长内关断场景下的分布式预测框架，可以通过引入深度学习或强化学习技术，进一步提升复杂工况下的算法鲁棒性。

(2) 扩大预测算法的应用方面，除了预测阀关断时刻外还可以推动研究成果在数字孪生平台中的工程化应用，结合实测数据对 LCC-HVDC 系统进行故障预警，服务于新型电力系统。

(3) 目前基于 FPGA 的 LCC-HVDC 仿真方法停留在电磁暂态仿真计算层面，针对电力电子化电网中电磁-机电-控制多时间尺度耦合问题，接下来可以研究自适应变步长算法与硬件架构的深度融合，实现纳秒级开关瞬态与秒级系统动态的跨尺度联合仿真。

参考文献

- [1] 郭贤珊, 厉璇, 王庆, 等. 特高压直流输电技术发展现状与思考[J]. 新型电力系统, 2024, 2(03): 237-250.
- [2] 梁旭明, 张平, 常勇. 高压直流输电技术现状及发展前景[J]. 电网技术, 2012, 36(04): 1-9.
- [3] 饶宏, 黄莹, 黎小林, 等. $\pm 800\text{kV}$ 特高压直流输电标准体系及主设备标准的探讨[J]. 南方电网技术, 2010, 4(S1): 167-170.
- [4] 李晖, 刘栋, 姚丹阳. 面向碳达峰碳中和目标的我国电力系统发展研判[J]. 中国电机工程学报, 2021, 41(18): 6245-6259.
- [5] 刘斌, 张玉琼, 麻林巍, 等. 西北地区源端基地综合能源系统的技术方案设计及优化研究[J]. 中国电机工程学报, 2021, 41(02): 568-581.
- [6] J. Lu, X. Yuan, J. Hu, M. Zhang and H. Yuan, "Motion Equation Modeling of LCC-HVDC Stations for Analyzing DC and AC Network Interactions," in *IEEE Transactions on Power Delivery*, vol. 35, no. 3, pp. 1563-1574, June 2020.
- [7] 郭伟, 唐人虎. 2060 碳中和目标下的电力行业[J]. 能源, 2020, (11): 19-26.
- [8] 王颂. 构建新型电力系统推动能源绿色转型[N]. 国家电网报, 2021-11-11(001).
- [9] 刘泽洪. $\pm 1100\text{kV}$ 特高压直流输电工程创新实践[J]. 中国电机工程学报, 2020, 40(23): 7782-7792.
- [10] 刘振亚. 特高压直流输电理论[M]. 北京: 中国电力出版社, 2009.
- [11] 周浩. 特高压交直流输电技术 [M]. 杭州: 浙江大学出版社, 2014.
- [12] 王永平, 赵文强, 杨建明, 等. 混合直流输电技术及发展分析[J]. 电力系统自动化, 2017, 41(07): 156-167.
- [13] O. E. Oni, I. E. Davidson and K. N. I. Mbangula, "A review of LCC-HVDC and VSC-HVDC technologies and applications," 2016 IEEE 16th International Conference on Environment and Electrical Engineering (EEEIC), Florence, Italy, 2016, pp. 1-7.
- [14] 文俊, 殷威扬, 温家良, 等. 高压直流输电系统换流器技术综述[J]. 南方电网技术, 2015, 9(02): 16-24.
- [15] 徐雨哲. 面向直流输电的 MMC 性能提升与轻型化技术研究[D]. 浙江大学, 2021.
- [16] 郝跃东, 倪汝冰. HVDC 换相失败影响因素分析[J]. 高电压技术,

- 2006,(09): 38-41.
- [17] 费彬. HVDC 换相失败对交流保护的影响及对策[D]. 华北电力大学, 2015.
- [18] 樊丽娟, 穆子龙, 金小明, 等. 高压直流输电系统送端谐波不稳定问题的判据[J]. 电力系统自动化, 2012, 36(04): 62-68.
- [19] 徐政, 罗惠群, 祝瑞金. 电力系统次同步振荡问题的分析方法概述[J]. 电网技术, 1999, (06): 36-39.
- [20] 周长春, 徐政. 由直流输电引起的次同步振荡的阻尼特性分析[J]. 中国电机工程学报, 2003,(10):6-10.
- [21] Y. Xue and X. -P. Zhang, "Reactive Power and AC Voltage Control of LCC HVDC System With Controllable Capacitors," in IEEE Transactions on Power Systems, vol. 32, no. 1, pp. 753-764, Jan. 2017.
- [22] 田芳, 黄彦浩, 史东宇, 等. 电力系统仿真分析技术的发展趋势[J]. 中国电机工程学报, 2014, 34(13): 2151-2163.
- [23] 汤广福, 罗湘, 魏晓光. 多端直流输电与直流电网技术[J]. 中国电机工程学报, 2013, 33(10): 8-17+24.
- [24] Y. Zhang, H. Ding and R. Kuffel, "Key techniques in real time digital simulation for closed-loop testing of HVDC systems," in CSEE Journal of Power and Energy Systems, vol. 3, no. 2, pp. 125-130, June 2017,
- [25] A. G. Dastidar and Q. Ho, "Vision 2020+ — Strategies for integrating smart renewable power parks with super grid," IET Conference on Renewable Power Generation (RPG 2011), Edinburgh, 2011, pp. 1-6.
- [26] 宋炎侃, 黄少伟, 陈颖, 等. 应用有向图分层的控制系统暂态仿真并行算法及其 GPU 实现[J]. 电力系统自动化, 2016, 40(12): 137-143.
- [27] 胡雷钧, 陈乃刚, 李健, 等. FPGA 异构计算平台及其应用[J]. 电力信息与通信技术, 2016, 14(07): 6-11.
- [28] 袁威, 郝正航, 张宏俊. 带光储系统的模块化电力电子变压器在配电网中的仿真研究[J]. 电测与仪表, 2016,53(17): 85-91.
- [29] 徐晋, 汪可友, 李国杰. 电力电子设备及含电力电子设备电力系统实时仿真研究综述[J]. 电力系统自动化, 2022, 46(10): 3-17.
- [30] 郭琦, 卢远宏. 新型电力系统的建模仿真关键技术及展望[J]. 电力系统自动化, 2022, 46(10): 18-32.
- [31] 李亚楼, 张星, 胡善华, 等. 含高比例电力电子装备电力系统安全稳定分析建模仿真技术[J]. 电力系统自动化, 2022, 46(10): 33-42.
- [32] 舒德兀, 张春朋, 姜齐荣, 等. 电力电子仿真中开关时刻自校正插值算

- 法[J]. 电网技术,2016,40(05):1455-1461.
- [33] M. O. Omar Faruque and V. Dinavahi, "Hardware-in-the-Loop Simulation of Power Electronic Systems Using Adaptive Discretization," in IEEE Transactions on Industrial Electronics, vol. 57, no. 4, pp. 1146-1158, April 2010.
- [34] Z. R. Ivanović, E. M. Adžić, M. S. Vekić, S. U. Grabić, N. L. Čelanović and V. A. Katić, "HIL Evaluation of Power Flow Control Strategies for Energy Storage Connected to Smart Grid Under Unbalanced Conditions," in IEEE Transactions on Power Electronics, vol. 27, no. 11, pp. 4699-4710, Nov. 2012.
- [35] M. Matar and R. Iravani, "Massively Parallel Implementation of AC Machine Models for FPGA-Based Real-Time Simulation of Electromagnetic Transients," in IEEE Transactions on Power Delivery, vol. 26, no. 2, pp. 830-840, April 2011.
- [36] 王永, 李强, 冯书阅, 等. 基于改进临界阻尼调整法的电磁暂态仿真算法[J]. 电力系统自动化, 2019, 43(15): 180-185.
- [37] A. E. A. Araujo, H. W. Dommel and J. R. Marti, "Converter Simulations with the EMTP: Simultaneous Solution and Backtracking Technique," Proceedings. Joint International Power Conference Athens Power Tech., Athens, Greece, 1993, pp. 941-945.
- [38] P. Kuffel, K. Kent, G. Irwin, The implementation and effectiveness of linear interpolation within digital simulation, International Journal of Electrical Power & Energy Systems, Volume 19, Issue 4, 1997, Pages 221-227, ISSN 0142-0615.
- [39] 赵帅, 贾宏杰, 李建设, 等. 一种考虑多重开关动作的变步长电磁暂态仿真算法[J]. 电工技术学报, 2016, 31(12): 177-183+192.
- [40] S.Y.R. H, S. M. Generalised associated discrete circuit model for switching devices[J]. IEE proceedings. A. Science, measurement & technology, 1994, 141(1): 57-64.
- [41] P. Pejovic and D. Maksimovic, "A method for fast time-domain simulation of networks with switches," in IEEE Transactions on Power Electronics, vol. 9, no. 4, pp. 449-456, July 1994.
- [42] RTDS Technologies. VSC Small time-step modeling user's manual [M]. Manitoba, Canada: RTDS Technologies, 2005.
- [43] 贾旭东, 李庚银, 赵成勇, 等. 基于 RTDS 的交直流混合系统实际故障再现分析[J]. 电力系统自动化, 2009, 33(10): 54-58.
- [44] 穆清, 周孝信, 王祥旭, 等. 面向实时仿真的小步长开关误差分析和参

- 数设置[J]. 中国电机工程学报, 2013, 33(31): 120-129+15.
- [45]冯谟可, 王傲群, 袁帅, 等. 国产化电磁暂态仿真平台发展方向分析及展望[J]. 电力系统自动化, 2022, 46(10): 64-74.
- [46]董雪涛, 冯长有, 朱子民, 等. 新型电力系统仿真工具研究初探[J]. 电力系统自动化, 2022, 46(10): 53-63.
- [47]Mu , Qing, Liang , et al. Improved ADC Model of Voltage-Source Converters in DC Grids[J]. IEEE Transactions on Power Electronics, 2014, 29(11): 5738-5748.
- [48]洪国庆, 吴国旸, 金宇清, 等. 电力系统风力发电建模与仿真研究综述[J]. 电力系统自动化, 2024, 48(17): 22-36.
- [49]Li P ,Wang Z ,Wang C , et al.Synchronisation mechanism and interfaces design of multi-FPGA-based real-time simulator for microgrids[J].IET Generation, Transmission & Distribution, 2017, 11(12): 3088-3096.
- [50]王成山, 丁承第, 李鹏, 等. 基于 FPGA 的光伏发电系统暂态实时仿真[J]. 电力系统自动化, 2015, 39(12): 13-20.
- [51]Mahmoud M ,Reza I .FPGA Implementation of the Power Electronic Converter Model for Real-Time Simulation of Electromagnetic Transients[J].IEEE Transactions on Power Delivery,2010,25(2):852-860.
- [52]Ramin M , Reza I , Yi Z .An FPGA-based Digital Real-Time Simulator for Hardware-In-The-Loop Testing of Traveling-Wave Relays[J].IEEE Transactions on Power Delivery,2020,1-1.
- [53]Saad , H., Ould-Bachir , et al.Real-Time Simulation of MMCs Using CPU and FPGA[J]. IEEE Transactions on Power Electronics, 2015, 30(1): 259-267.
- [54]Guo X ,Tang Y ,Wu M , et al. FPGA-based hardware-in-the-loop real-time simulation implementation for high-speed train electrical traction system[J]. IET Electric Power Applications,2020, 14(5): 850-858.
- [55]P. Guo et al., "Hybrid Model Predictive Control for Modified Modular Multilevel Switch-Mode Power Amplifier," in IEEE Transactions on Power Electronics, vol. 36, no. 5, pp. 5302-5322, May 2021.
- [56]Jiabing H , Muchao X , Lei L , et al. Improved Design and Control of FBSM MMC With Boosted AC Voltage and Reduced DC Capacitance[J]. IEEE Transactions on Industrial Electronics, 2018,65(3):1919-1930.
- [57]侯延琦. 基于 FPGA 的柔性直流实时仿真及其在高频振荡研究中的应用[D]. 华北电力大学(北京), 2023.
- [58]孙宗辉, 郭希铮, 王诗楠, 等.基于开关状态预测矫正的高频电力电子

- 变换器实时仿真建模方法研究[J]. 中国电机工程学报, 2024, 44(21): 8618-8629.
- [59] 王钦盛, 王灿, 潘学伟, 等. 基于 FPGA 的电力电子恒导纳开关模型修正算法及实时仿真架构[J]. 电力系统自动化, 2024, 48(01): 150-159.
- [60] 王钦盛, 王灿, 潘学伟, 等. 基于 FPGA 的电力电子恒导纳开关模型修正算法及实时仿真架构[J]. 电力系统自动化, 2024, 48(01): 150-159.
- [61] Bai H, Liu C, Rathore K A, et al. An FPGA-Based IGBT Behavioral Model With High Transient Resolution for Real-Time Simulation of Power Electronic Circuits. [J]. IEEE Trans. Industrial Electronics, 2019, 66(8): 6581-6591.
- [62] Li, R., Li, D., Gao, Y. et al. FPGA-based real-time simulation of LCC-HVDC systems with C-NAM method. J. Power Electron. 23, 913-922 (2023).
- [63] 李若澜. 混合高压直流输电系统建模与 FPGA 实时仿真平台[D]. 北京交通大学, 2023.
- [64] 韩民晓, 文俊, 徐永海. 高压直流输电原理与运行[M]. 机械工业出版社, 2012.
- [65] 李志显, 李欢, 刘崇茹, 等. 考虑缓冲回路的 HVDC 系统状态空间模型与求解算法[J]. 电力系统保护与控制, 2022, 50(11): 91-101.
- [66] 邓广静, 周威. CIGRE 直流输电标准模型的建模及控制策略仿真研究[J]. 江苏电机工程, 2009, 28(01): 31-34.
- [67] 沈卓轩, 姜齐荣. 电力系统电磁暂态仿真 IGBT 详细建模及应用[J]. 电力系统自动化, 2020, 44(02): 235-247.
- [68] A. Kiffe, T. Hoffstadt and F. Puschmann, "Modeling approach for real-time capable oversampling models applied to a fast switching LLC resonant converter," 2021 23rd European Conference on Power Electronics and Applications (EPE'21 ECCE Europe), Ghent, Belgium, 2021, pp. P.1-P.11.
- [69] 黄宇鹏. 含电力电子器件的电力系统电磁暂态仿真算法研究[D]. 上海交通大学, 2015.
- [70] Liu C, Hou Y, Dong H, et al. Parallel multi-rate simulation scheme for modular multilevel converter-based high-voltage direct current with accurate simulation of high-frequency characteristics and field programmable gate array-based implementation[J]. High Voltage, 2024, 10(1): 17-31.
- [71] Luis H, Cong L, Xiu Y, et al. FPGA-Based Detailed Real-Time Sim

- ulation of Power Converters and Electric Machines for EV HIL Applications[J]. IEEE Transactions on Industry Applications, 2015, 51(2): 1702-1712.
- [72] Mahmoud M , Reza I . FPGA Implementation of the Power Electronic Converter Model for Real-Time Simulation of Electromagnetic Transients[J]. IEEE Transactions on Power Delivery, 2010, 25(2): 852-860.
- [73] Ruolan L , Danyong L , Yang G , et al. FPGA-based real-time simulation of LCC-HVDC systems with C-NAM method[J]. Journal of Power Electronics, 2023, 23(6): 913-922.
- [74] J. Sun, S. Debnath, M. Saeedifard and P. R. V. Marthi, "Real-Time Electromagnetic Transient Simulation of Multi-Terminal HVDC-AC Grids Based on GPU," in IEEE Transactions on Industrial Electronics, vol. 68, no. 8, pp. 7002-7011, Aug. 2021.
- [75] Li Q , Xiang Y , Mu Q , et al. Exploration of FPGA-based electromagnetic transient real-time simulation system design using high-level synthesis[J]. The Journal of Engineering, 2019, 2019(16): 1217-1220.
- [76] Razzaghi R , Mitjans M , Rachidi F , et al. An automated FPGA real-time simulator for power electronics and power systems electromagnetic transient applications[J]. Electric Power Systems Research, 2016, 141: 147-156.
- [77] Liu , Jiadai, Dinavahi , et al. Nonlinear Magnetic Equivalent Circuit-Based Real-Time Sensor Transformer Electromagnetic Transient Model on FPGA for HIL Emulation[J]. IEEE Transactions on Power Delivery, 2016, 31(6): 2483-2493.